

## ساختار بهینه یک اینورتر چندسطحی سه فازی با تعداد سوئیچ کاهش یافته

### چکیده

این مطالعه یک مبدل چندسطحی سه فازی تعمیر یافته جدید را براساس ترکیب مازول های نیم پل به همراه یک اینورتر چندسطحی سه فازی نوع T ارایه می دهد. توپولوژی پیشنهادی تعداد سوئیچها و مدارهای راه انداز گیت مرتبط را کاهش می دهد و به تعداد بسیار بیشتری از سطوح ولتاژ خروجی دست می یابد. ساختار بهینه توپولوژی اینورتر سه فازی پیشنهادی برای به دست آوردن حداکثر تعداد سطوح ولتاژ خروجی اینورتر با حداقل تعداد سوئیچ الکترونیکی و منابع ولتاژ DC توسعه یافته است. تحلیل عملیات، کنترل و عملکرد اینورتر چندسطحی تعمیر یافته پیشنهادی در اینجا در نظر گرفته شده اند. تکنیک کنترل نزدیک ترین سطح (NLC) برای تولید سیگنال گیت برای اینورتر هیبریدی سه فازی پیشنهادی استفاده می شود. یک نمونه آزمایشگاهی از یک اینورتر پانزده سطحی کم مصرف سه فازی با استفاده از بیست و چهار سوئیچ و نه منبع ولتاژ طراحی شده است. تلفات رسانش اینورتر پانزده سطحی پیشنهادی در حدود ۱۴,۷۱ وات/فاز است در صورتی که تلفات رسانش در یک اینورتر آبشاری نامتقارن ۲۳,۲۶ وات/فاز است. شبیه سازی های جامع اینورتر سه فازی پیشنهادی با استفاده از متلب/سیمولینک انجام شدند و نتایج به صورت تجربی راستی آزمایی شدند و برای شاخص های مدولاسیون مختلف ارایه شدند.

### ۱. مقدمه

فن آوری تبدیل توان چندسطحی در حوزه تولید قطعات الکترونیک قدرت به سرعت در حال تکامل است و پتانسیل خوب و دامنه کاربردی وسیعی در آینده دارد. توپولوژی اینورتر چندسطحی (MLI) با استفاده از ولتاژ کوچک برای رسیدن به بزرگی ولتاژ مورد نیاز در سال ۱۹۷۵ معرفی شد (۱). در اینورتر دوسطحی معمولی، کیفیت توان خروجی (THD) می تواند با افزایش فرکانس سوئیچینگ اینورتر (به قیمت تلفات سوئیچینگ بالا)

تا حد معینی بهبود یابد. مزایای اینورترهای چندسطحی با استفاده از نیمه هادی های توان متوسط نسبت به اینورترهای دوسطحی معمولی با نیمه هادی های توان بالا عبارتند از تنش سوئیچینگ کم، سازگاری بهتر الکترومغناطیسی، تلفات سوئیچینگ کم، قابلیت ولتاژ بالا، کاهش تلفات، کاهش اندازه فیلتر، امکان تحمل خطا و بهبود عملکرد (۲ - ۴). اینورتر در بسیاری از کاربردها استفاده می شود مثل محرک فرکانس متغیر، منبع تغذیه بدون وقفه (UPS)، نقاله ها، فن های ID و FD، محرک کشش ولتاژ متوسط، دمنده ها، پمپ ها، کمپرسورها، EV/HEV، سیستم HVDC، جبران کننده VAR استاتیک، FACTs، سیستم PV، شبکه های هوشمند و انرژی های تجدیدپذیر (۴ - ۶). رایج ترین توپولوژی های اینورتر چندسطحی عبارتند از MLI فشرده شده با نقطه خنثی (NPC-MLI) (۷)، MLI مبتنی بر خازن flying (۸) و MLI آبشاری H پل (۹) و به صورت تجاری با تکنیک های کنترلی خاص کاربرد در دسترس هستند. کیفیت توان MLI با تفکیک مرحله ای ولتاژ بهبود می یابد که به نوبه خود تعداد دستگاه ها، مدار درایور، مدار حفاظت و اندازه و همچنین هزینه و پیچیدگی کنترل را با کاهش کارایی و همچنین قابلیت اطمینان اینورترها افزایش می دهد. از این رو، تعداد سطوح ولتاژ به توازن بین تعداد سطوح ولتاژ و هزینه و همچنین پیچیدگی مدار اینورتر محدود می شود. مزایای اینورترهای چندسطحی متقارن عبارتند از ساختار مدولار (پیمانهای)، کنترل همگن، و در دسترس بودن آسان منابع DC برابر. عدم تقارن و هیبریداسیون در پیکربندی اینورتر چندسطحی بازده تبدیل چشمگیری دارد و اندازه و هزینه پیکربندی MLI [۱۰، ۱۱] را کاهش می دهد.

منابع ولتاژ DC با بزرگی های نابرابر و خازن هایی با ولتاژهای متعادل تعداد منابع DC را کاهش می دهند. توپولوژی های چندسطحی مختلف پیمانگی<sup>۱</sup> خود را از دست می دهند. علاوه بر این افزونگی های سوئیچینگ و منبع ولتاژ DC وابسته به تعداد سطوح، کاربردهای صنعتی این فناوری را محدود می کنند (۱۲). با این حال، تولید اینورترهای چندسطحی با تعداد اجزای کاهش یافته (۱۰-۲۲) در جهت بهبود بیشتر اعوجاج هارمونیک

---

<sup>1</sup> modularity

(THD) از نظر محدودیت های اقتصادی و مسائل چگالی یک چالش در نظر گرفته می شود. از این رو، بهبود بیشتر کیفیت توان و کنترل هم در تحقیقات و هم صنعت یک موضوع قابل توجه محسوب می شود.

از طرف دیگر، اینورترهای سه فازی به عنوان اینورتر نوع T و MLI نقطه میانی بین (PMP) توسعه یافته اند (۱۸). با این حال، این اینورترهای سه فازی به تعداد زیادی دستگاه سوئیچینگ و منابع DC متقارن نیاز دارند. برای طراحی اینورترهای سوئیچ کاهش یافته سه فازی با استفاده از MLI تک فاز، تمام مولفه ها از جمله منابع DC سه برابر می شوند. همچنین MLI هیبریدی با ترکیب اینورتر دو سطحی سه فازی پایه و چندین پل H متقارن (که به تعداد زیادی سوئیچ نیاز دارند) طراحی شده است. یک اینورتر هیبریدی سه فازی با ترکیب اینورتر دو سطحی سه فازی با چندین ماژول کمکی دو سطحی برای کاهش تعداد سوئیچ ها پیشنهاد شده است (۱۵). با این حال، این اینورتر سه فازی قادر به تولید سطوح ولتاژ منفی در فاز خود نیست و در نتیجه پیکربندی نمی تواند برای کاربردهای تک فازی آن اعمال شود. برخی از پیکربندی های ترکیبی MLI دارای اینورتر نوع T یا نوع T اصلاح شده و ماژول های مبدل نیم پل و تمام پل (برای تولید قطبیت ولتاژ مورد نیاز) هستند. با این حال، بیشتر توپولوژی های پیشنهادی از تعداد زیادی مولفه شامل منابع ولتاژ نیز استفاده می کنند. در این مقاله یک توپولوژی اینورتر سه فازی تعمیم یافته با ترکیب یک MLI نوع T تعمیم یافته سه فازی برای به حداقل رساندن تعداد منابع ولتاژ و چندین نیم پل برای افزایش سطح ولتاژ پیشنهاد شده است. معیار مقایسه این پیکربندی های نامرسوم، نسبت تعداد سطوح ولتاژ فاز به نسبت سوئیچ (LSR) در هر فاز، تعداد سطوح ولتاژ فاز به نسبت دیود (LDR) در هر فاز و همچنین تعداد منابع DC یا منابع خازنی مورد استفاده در هر فاز است.

## ۲. اینورتر چندسطحی هیبریدی تعمیم یافته سه فازی پیشنهادی

در این مقاله پیکربندی اینورتر چندسطحی سه فازی تعمیم یافته پیشنهاد می شود و عملکرد دقیق یک اینورتر ۱۵ - سطحی نمونه تحلیل می شود. نمودار شماتیک اینورتر سه فازی تعمیم یافته در شکل ۱ (الف) نشان داده شده است. کل پیکربندی اینورتر سه فازی ترکیبی از سه بخش مبدل است شامل یک اینورتر نوع T تعمیم یافته

(بخش ۱ اینورتر)، آبخاری از اینورتر های نیم پل برای افزایش سطح ولتاژ (بخش ۲ اینورتر) و یک اینورتر نیم پل برای معکوس کردن قطبیت سطوح ولتاژ اینورتر (بخش ۳ اینورتر).

اینورتر نوع T تعمیم یافته (بخش ۱) شامل m منبع ولتاژ  $\{E_{1,1} = E_{1,2} = E_{1,3} = \dots = E_{1,m} = E\}$ ، شش سوئیچ یک طرفه  $(T_{1,a1}, T_{1,a2}), (T_{1,b1}, T_{1,b2}), (T_{1,c1}, T_{1,c2})$  همراه با m-1 سوئیچ دو طرفه  $T_{B,aj}, T_{B,bj}, T_{B,cj}, \{j = 1, 2, 3, \dots, (m-1)\}$  برای فاز اینورتر است که در شکل ۱ (الف) نشان داده شده اند. در این بخش اینورتر، تنها یک سوئیچ (یعنی یک سوئیچ دوطرفه یا یک سوئیچ یک طرفه) از هر فاز اینورتر باید در هر حالت عملیاتی روشن بماند، که می تواند m عدد از سطوح ولتاژ مثبت را همراه با سطح ولتاژ صفر تولید کند  $(0, E, 2E, 3E, \dots, mE)$ . برای ایجاد یک اینورتر سه فازی، اگرچه تعداد دستگاه ها سه برابر می شود، با این حال ولتاژهای لینک DC به یک اندازه در میان فازها به اشتراک گذاشته می شوند. با افزایش تعداد منابع ولتاژ، می توان تعداد سطوح ولتاژ فاز را به تناسب افزایش داد.

از سوی دیگر، هر دو بخش ۲ و ۳ اینورتر (مانند شکل ۱ (الف)) شامل اینورترهای نیم پل هستند. مشابه با بخش ۱، بخش ۲ نیز می تواند برای افزایش سطح ولتاژ اینورتر با استفاده از چندین ماژول نیم پل (n) که به طور معمول دو سطح ولتاژ  $(0 \& E_{II,n})$  تولید می کنند، طراحی شود. برای افزایش هرچه بیشتر تعداد سطوح ولتاژ اینورتر، نیم پل ها می توانند نامتقارن شوند. بنابراین، ترکیب بخش ۲ و ۳ اینورتر می تواند تا هر تعداد دل خواه از سطوح ولتاژ گسترش یابد. بزرگی منابع ولتاژ  $(E_{II,n})$  برای n ماژول نیم پل در بخش ۲ برای رسیدن به حداکثر تعداد سطوح ولتاژ را می توان به صورت زیر بدست آورد:

$$E_{II,n} = (1/2)^n E, \text{ for } n = 1, 2, 3, \dots, n. \quad (1)$$

با این حال، دو بخش اینورتر بالا (۱ و ۲) تنها می توانند سطوح ولتاژ مثبت تولید کنند. بنابراین، طراحی بخش ۳ اینورتر برای تولید تمام سطوح ولتاژ منفی با کمک بخش ۱ و ۲ ضروری است. بخش ۳ از اینورتر تنها یک

ماژول نیم پل دارد که دارای دو سوئیچ در هر فاز  $T_{III,a}$  &  $T'_{III,a}$  (برای فاز a) و یک منبع ولتاژ  $E_{III}$  با حداکثر نرخ ولتاژ (مجموع ولتاژها در بخش ۱ و ۲) است. بنابراین، با کمک بخش ۳، اینورتر پیشنهادی تمام سطوح ولتاژ منفی را تولید می کند و در نتیجه، تعداد سطوح ولتاژ اینورتر دو برابر می شود. بزرگی منبع ولتاژ بخش ۳ مجموع جبری تمام منابع DC متصل به بخش ۱ و بخش ۲ است. بنابراین، بزرگی  $E_{III}$  را می توان به صورت زیر بدست آورد:

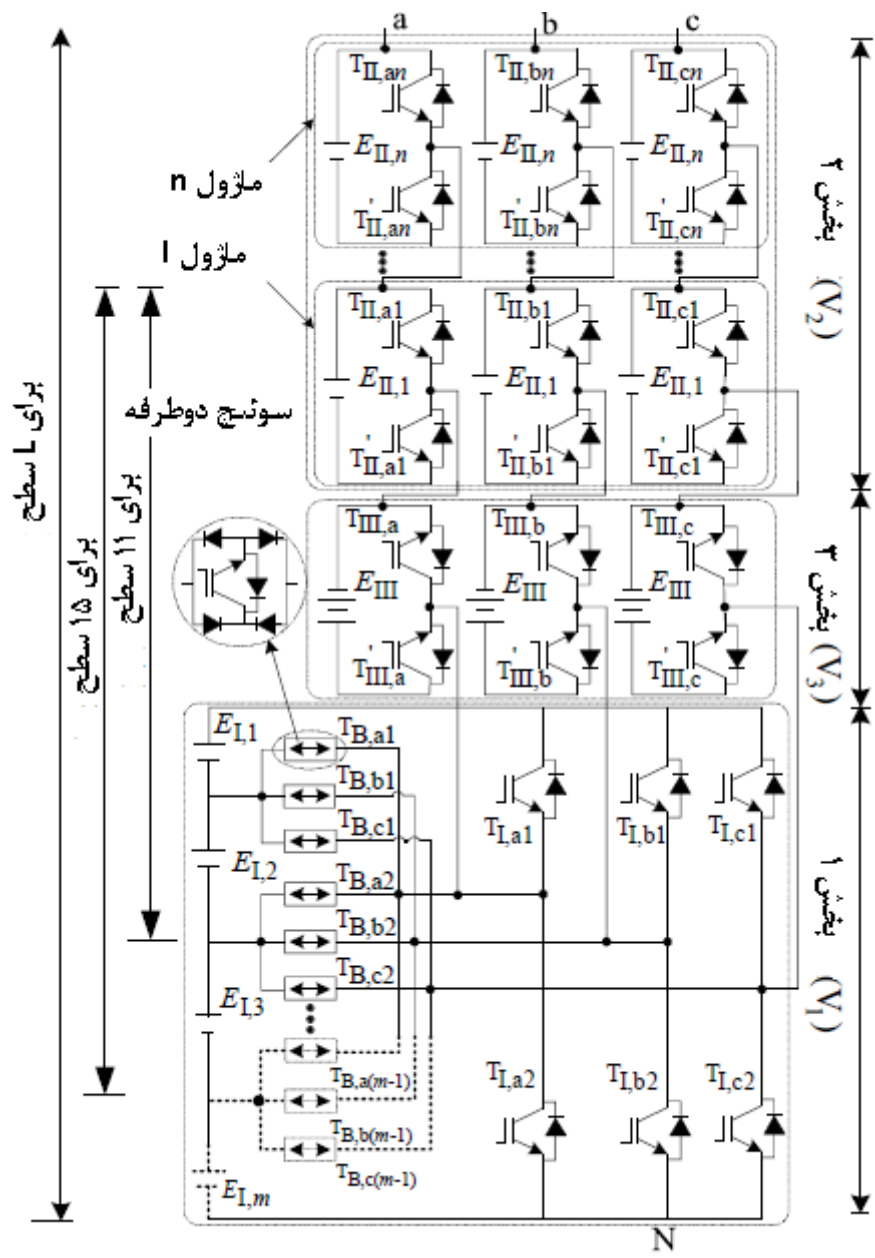
$$E_{III} = (E_{I,1} + E_{I,2} + E_{I,3} + \dots + E_{I,m}) + (E_{II,1} + E_{II,2} + E_{II,3} + \dots + E_{II,n})$$

$$= mE + \sum_{n=1}^n (1/2)^n E \quad (2)$$

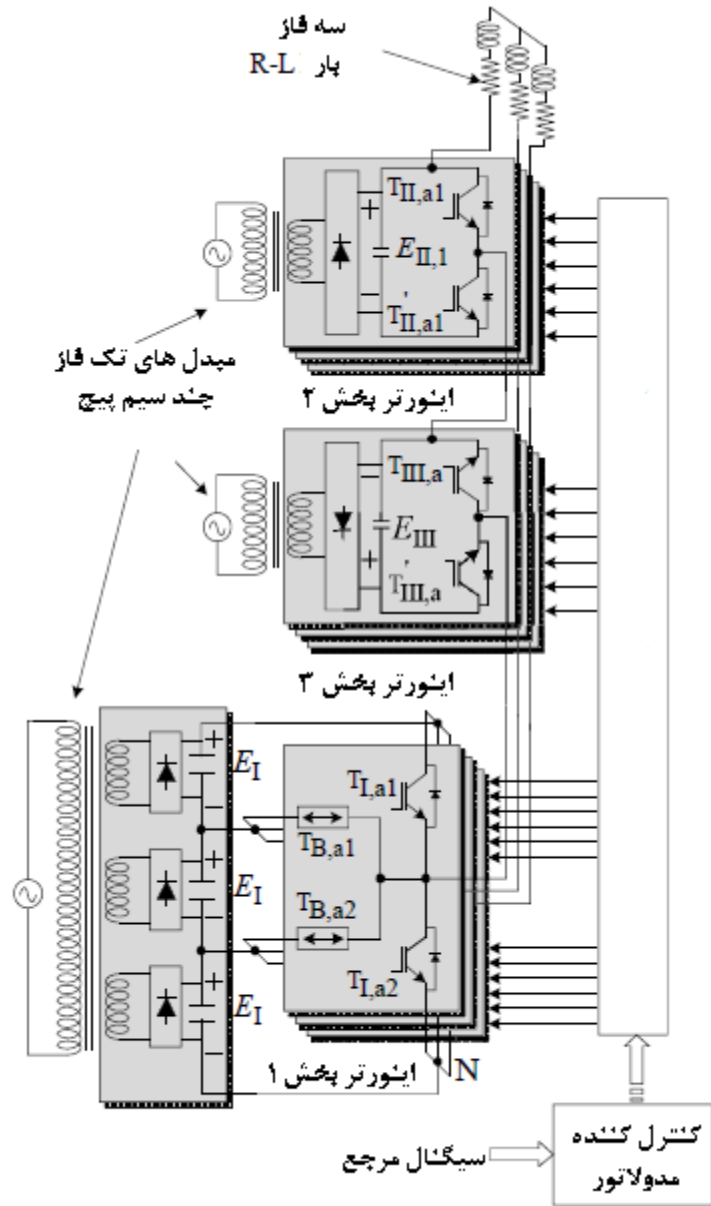
از این رو، MLI پیشنهادی می تواند ولتاژهای فازی به بزرگی  $E_{II,n} \dots \dots, (E_{III} - E_{II,n} - E_{II,n-1}), (E_{III} - E_{II,n}) \dots E_{III}, -(E_{III} - E_{II,n}), -(E_{III} - E_{II,n-1}), -(E_{III} - E_{II,n} - E_{II,n-1})$

تولید کند. یک تاخیر مناسب باید بین سوئیچ های متعلق به هر بخش از هر فاز گنجانده شود تا از اتصال کوتاه منابع ولتاژ جلوگیری شود. وضعیت سوئیچینگ تمام سوئیچ های فاز a با سطوح ولتاژ متناظر اینورتر پیشنهادی در جدول ۱ ارائه شده است. جدول سوئیچینگ برای دو فاز دیگر یکسان است، با این حال، سیگنال های سوئیچینگ آن ها از فاز a به ترتیب ۱۲۰ و ۲۴۰ درجه است. عملیات دقیق هر فاز اینورتر چند سطحی پیشنهادی برای یک نمونه اینورتر پانزده سطحی سه فازی توضیح داده شده است که در شکل ۱ (ب) نشان داده شده است. برای یک اینورتر سه فاز ۱۵ سطحی، بخش ۱ اینورتر سه منبع ولتاژ DC برابر ( $m=3$ ) با بزرگی  $E$  دارد که می تواند چهار سطح ولتاژ (۰،  $E$  و  $E_2$  و  $E_3$ ) تولید کند. بخش ۲ اینورتر شامل یک ماژول اینورتر نیم پل ( $n=1$ ) با یک منبع ولتاژ به بزرگی  $0.5E$  است که می تواند دو سطح ولتاژ (۰ و  $E_0,5$ ) تولید کند. بخش ۳ اینورتر شامل یک ماژول اینورتر نیم پل است که بزرگی منبع ولتاژ آن جمع ولتاژهای بخش ۱ و بخش ۲ است به صورت  $E_{III} = 3.5E \{E_{III} = E_{I,1} + E_{I,2} + E_{I,3} + E_{II,1}\}$  که می تواند دو سطح ولتاژ (۰ و  $E_{-3,5}$ ) تولید کند.

بنابراین، کل اینورتر یک آبشار از بخش های ۱ و ۲ و ۳ اینورتر است که می تواند پانزده سطح ولتاژ  $\{2^2(3+1)-1\}$  را تولید کند که با  $3.5E, 3E, 2.5E, 2E, 1.5E$   $0.5E, 0E, -0.5E, -E, -1.5E, -2E, -2.5E, -3E$  و  $-3.5E$  مشخص می شود. حالت های سوئیچینگ، وضعیت سوئیچینگ متناظر و ولتاژ تولید شده توسط بخش های مختلف اینورتر پانزده سطحی پیشنهادی در جدول ۲،۳ نشان داده شده است.



الف



ب

شکل ۱. MLI سه فاز پیشنهادی (الف) پیکربندی تعمیم یافته (ب) پیکربندی پانزده سطحی



جدول ۱. حالات سوئیچینگ، وضعیت سوئیچ ها و ولتاژ فاز متناظر (Vph) اینورتر سه فاز تعمیم یافته "فاز-a".

حالت (Sx) = فاز	وضعیت سوئیچ ها (۱=روشن، ۰=خاموش)													V <sub>ph</sub>
	T <sub>I,a1</sub>	T <sub>B,a1</sub>	T <sub>B,a2</sub>	...	T <sub>B,a(m-1)</sub>	T <sub>I,a2</sub>	T <sub>I,a1</sub>	T <sub>I,a2</sub>	...	T <sub>I,a(n-2)</sub>	T <sub>I,a(n-1)</sub>	T <sub>I,a,n</sub>	T <sub>III,a</sub>	
1	1	0	0	...	0	0	0	0	...	0	0	0	0	0
2	0	0	0	...	0	1	1	1	...	1	1	0	1	E <sub>I,n</sub>
3	1	0	0	...	0	0	0	0	...	0	0	1	0	-E <sub>I,n</sub>
4	0	0	0	...	0	1	1	1	...	1	0	1	1	E <sub>I,n-1</sub>
5	1	0	0	...	0	0	0	0	...	0	1	0	0	-E <sub>I,n-1</sub>
6	0	0	0	...	0	1	1	1	...	1	0	0	1	E <sub>I,n</sub> + E <sub>I,n-1</sub>
7	1	0	0	...	0	0	0	0	...	0	1	1	0	-E <sub>I,n</sub> - E <sub>I,n-1</sub>
8	0	0	0	...	0	1	1	1	...	0	1	1	1	E <sub>I,n-2</sub>
9	1	0	0	...	0	0	0	0	...	1	0	0	0	-E <sub>I,n-2</sub>
...	...	...	...	...	...	...	...	...	...	...	...	...	...	...
2 <sup>n+1</sup> ·(m+1)-2	1	0	0	...	0	0	0	0	...	0	0	0	1	E <sub>III</sub>
2 <sup>n+1</sup> ·(m+1)-1	0	0	0	...	0	1	1	1	...	1	1	1	0	-E <sub>III</sub>

### ۳ فرمول ریاضی پارامترهای اینورتر چندسطحی پیشنهادی

برای یک اینورتر سطح بالا، برای تعیین مقادیر بهینه تعداد سوئیچ ها و منابع ولتاژ برای تولید حداکثر تعداد سطوح ولتاژ، یک روش تعمیم یافته توسعه داده شده است. برای پیاده سازی این تکنیک تعمیم یافته، عبارت سطوح ولتاژ فاز خروجی اینورتر (L)، تعداد کل سوئیچ ها (NSW) و منابع ولتاژ دی سی (NV) برای MLI سه فازی پیشنهادی به عنوان تابعی از تعداد منابع ولتاژ دی سی (m) بخش ۱ اینورتر و تعداد ماژول های اینورتر نیم پل (n) بخش ۲ اینورتر بدست می آید همانطور که در شکل ۱ (الف) نشان داده شده است. تعداد سطوح ولتاژ اینورتر پیشنهادی را می توان با افزایش تعداد منابع ولتاژ دی سی (با توسعه بخش ۱ اینورتر) در بخش ۱ و با افزایش تعداد ماژول های نیم پل در بخش ۲ افزایش داد. بنابراین عبارت تعمیم یافته (در ردیف آخر جدول ۳) پارامترهای فوق را می توان بر حسب (m, n) براساس جدول ۳ به دست آورد. تعداد سطوح ولتاژ خروجی (L) ارائه شده توسط MLI به تعداد منابع دی سی (m) بخش ۱ و تعداد ماژول های اینورتر (n) بخش ۳ بستگی دارد و می تواند به صورت زیر بیان شود:

$$L = 2^{n+1} \cdot (m + 1) - 1. \quad (3)$$

علاوه بر این، برای یک مقدار مطلوب از سطوح ولتاژ اینورتر (L)، تعداد کل مولفه ها (مانند منابع (NSW)،

سوئیچ‌ها (NV) و دیود (ND) مجموع تعداد مولفه‌های مربوط به بخش‌های ۱ و ۲ و ۳ اینورتر است که بصورت ذیل بدست می‌آید:

$$N_{SW} = 3m + 6n + 9 = 12 + 6n + 3 \left( \frac{L - 2^{n+2} + 1}{2^{n+1}} \right). \quad (4)$$

جدول ۲. وضعیت سوئیچینگ، وضعیت سوئیچ‌ها و ولتاژ فاز مربوطه (V<sub>ph</sub>) اینورتر پانزده سطحی سه فاز

پیشنهادی با  $E_{II}:E_I:E_{III} = 1:2:7$

حالت سوئیچینگ (Sx)	وضعیت سوئیچ‌ها (۱=روشن، ۰=خاموش)						V <sub>1</sub>	V <sub>2</sub>	V <sub>3</sub>	V <sub>ph</sub>
	T <sub>I,a1</sub>	T <sub>B,a1</sub>	T <sub>B,a2</sub>	T <sub>L,a2</sub>	T <sub>I,a1</sub>	T <sub>III,a1</sub>				
1	1	0	0	0	0	0	3E	0.5E	-3.5E	0
	0	0	0	1	1	1	0	0	0	+0.5E
2	0	0	0	1	0	1	0	0.5E	0	-0.5E
3	1	0	0	0	1	0	3E	0	-3.5E	+E
4	0	0	1	0	1	1	E	0	0	-E
5	0	1	0	0	0	0	2E	0.5E	-3.5E	+1.5E
6	0	0	1	0	0	1	E	0.5E	0	-1.5E
7	0	1	0	0	1	0	2E	0	-3.5E	+2E
8	0	1	0	0	1	1	2E	0	0	-2E
9	0	0	1	0	0	0	E	0.5E	-3.5E	+2.5E
10	0	1	0	0	0	1	2E	0.5E	0	-2.5E
11	0	0	1	0	1	0	E	0	-3.5E	+3E
12	1	0	0	0	1	1	3E	0	0	-3E
13	0	0	0	1	0	0	0	0.5E	-3.5E	+3.5E
14	1	0	0	0	0	1	3E	0.5E	0	-3.5E
15	0	0	0	1	1	0	0	0	-3.5E	

جدول ۳. تعداد سطوح ولتاژ (L)، سوئیچ‌ها (NSW) و منابع ولتاژ (NV) به دست آمده توسط MLI تعمیم یافته سه فاز پیشنهادی برای ترکیب‌های مختلف (m, n).

m	n									-	n	=	L	N <sub>sw</sub>	N <sub>v</sub>
	n=1			n=2			n=3								
	L	N <sub>sw</sub>	N <sub>v</sub>	L	N <sub>sw</sub>	N <sub>v</sub>	L	N <sub>sw</sub>	N <sub>v</sub>						
m=2	11	21	8	23	27	11	47	33	14	=	3.2 <sup>n+1</sup> - 1	3(5+2n)	5+3n		
m=3	15	24	9	31	30	12	63	36	15	=	4.2 <sup>n+1</sup> - 1	3(6+2n)	6+3n		
m=4	19	27	10	39	33	13	79	39	16	=	5.2 <sup>n+1</sup> - 1	3(7+2n)	7+3n		
m=5	23	30	11	47	36	14	95	42	17	=	6.2 <sup>n+1</sup> - 1	3(8+2n)	8+3n		
--	--	--	--	--	--	--	--	--	--	=	--	--	--		
m	4m+3	15+3m	6+m	8m+7	21+3m	9+m	16m+15	27+3m	12+m	=	[(m+1).2 <sup>n+1</sup> - 1]	3(m+3+2n)	(m+3)+3n		

$$N_V = 3(n+1) + m = 3(n+1) + \left( \frac{L - 2^{n+1} + 1}{2^{n+1}} \right). \quad (5)$$

$$N_D = 6(2m+n) \quad (6)$$

علاوه بر این، عبارت ریاضی هر ولتاژ فاز خروجی ( $x, V_{ph}$ ) برای اینورتر چندسطحی پیشنهادی می تواند به عنوان ضرب حالت های سوئیچینگ ( $S$ ) سوئیچ ها و ولتاژ مربوطه ( $E$ ) آن سوئیچ در بخش ۱، بخش ۲ و بخش ۳ به دست آید. تابع سوئیچینگ سوئیچ های IGBT ( $TI_{x1}, TI_{x2}$ ) و سوئیچ های دوجته ( $TB_{xj}$ ) از بخش ۱ را می توان به ترتیب با ( $STI_{x1}, STI_{x2}$ ) و  $STB_{xj}$  در نظر گرفت. در حالی که تابع سوئیچینگ نیم پل ها در بخش های ۲ و ۳ اینورتر را می توان به ترتیب به صورت  $ST_{III,x}$  و  $ST_{II,xn}$  در نظر گرفت. بنابراین عبارت ولتاژ فاز اینورتر برای هر فاز  $x$  ( $V_{ph,x}(t) = V_{1x}(t) + V_{2x}(t) + V_{3x}(t)$ ) می تواند به صورت مجموع ولتاژهای بخش ۱ و ۲ و ۳ اینورتر در قالب توابع سوئیچینگ مربوطه بصورت ذیل بیان شود

$$V_{ph,x}(t) = [S_{T1,x1} \sum_{i=1}^m E_{I,i} + \sum_{j=1}^{m-1} \left( \sum_{i=j+1}^m E_{I,i} \right) S_{TB,xj} + S_{TI,x2} E_0] \\ + \left[ \sum_1^n E_{II,n} S'_{T_{II,xn}} \right] + \left[ -E_{III} S'_{T_{III,x1}} \right] \quad (7)$$

که در آن،  $E_{II}$ ،  $E_{III}$  و  $E_0$  به ترتیب منابع ولتاژ بخش های ۱ و ۲ و ۳ اینورتر هستند. در حالی که پارامتر  $E_0$  نشان دهنده ولتاژ صفر در میان سوئیچ های پایین بخش ۱ اینورتر است چون هیچ منبع ولتاژی فعال نیست.

#### ۴. روشی برای تعیین طراحی بهینه اینورتر سه فازی تعمیم یافته پیشنهادی

هدف از این مطالعه یافتن طراحی بهینه اینورتر با حداکثر تعداد سطوح ولتاژ با استفاده از حداقل تعداد سوئیچ ها و منابع ولتاژ است. تعداد سطوح ولتاژ را می توان با افزایش تعداد سوئیچ ها ( $NSW$ ) و تعداد منابع ولتاژ ( $NV$ )

افزایش داد. بنابراین عبارت تعمیم یافته سطوح ولتاژ اینورتر ( $L$ ) می تواند برای یافتن بهینه ترین پیکربندی اینورتر که حداکثر تعداد سطوح ولتاژ را با تعداد مشخصی از سوئیچ ها یا تعداد مشخصی از منابع DC تولید می کند، به دست آید. این عبارت همچنین برای مقایسه هزینه و پیچیدگی اینورتر با دیگر پیکربندی های اینورتر مفید است.

#### ۴.۱. به حداکثر رساندن تعداد سطوح ولتاژ برای تعداد مشخصی از سوئیچ ها

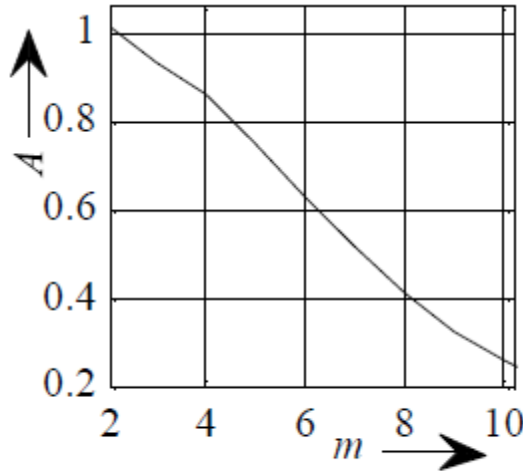
تعداد سطوح ولتاژ ( $L$ ) برای پیکربندی اینورتر پیشنهادی را می توان با تعداد مشخصی از سوئیچ ها با استفاده از معادلات (۳) و (۴) بدست آورد:

$$L = (m + 1) 2^{[N_{sw} - 3(m+1)]/6} - 1 = A \times 2^{N_{sw}/6} - 1 \quad (8)$$

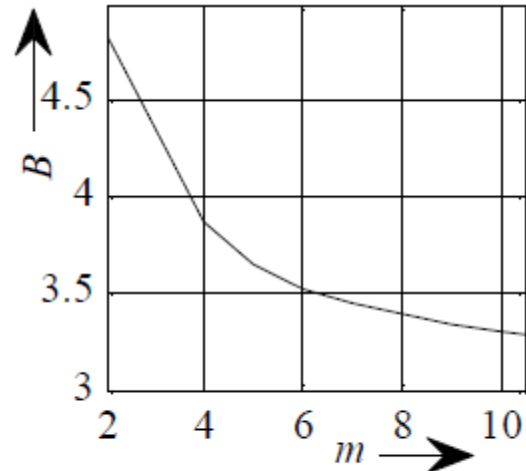
که در آن  $A = (m + 1)/2^{(m+1)/2}$  یک متغیر میانی است که به تعداد منابع دی سی ( $m$ ) در بخش ۱ اینورتر بستگی دارد. تغییرات  $A = (m + 1)/2^{(m+1)/2}$  با مقادیر مختلف  $m$  برای یافتن مقدار بهینه  $m$  رسم شده اند که در آن پارامتر  $A$  مقدار حداکثر است همانطور که در شکل ۲ (الف) نشان داده شده است. از شکل ۲ (الف) مشاهده می شود که مقدار پارامتر  $A$  و در نتیجه تعداد سطح ولتاژ خروجی ( $L$ ) به سمت کم ترین مقدار ممکن  $m=2$  به حداکثر مقدار می رسد.

#### ۴.۲. به حداکثر رساندن تعداد سطوح ولتاژ با تعداد مشخصی از منابع ولتاژ

هنگامی که تعداد منابع ولتاژ ( $NV$ ) مشخص شود، طراحی MLI پیشنهادی باید به گونه ای باشد که اینورتر بتواند حداکثر تعداد سطوح ولتاژ ( $L$ ) را تولید کند. بنابراین، برای تعداد ثابتی از منابع ولتاژ DC، تعداد سطوح ولتاژ اینورتر می تواند از معادلات (۳) و (۴) به صورت زیر بیان شود:

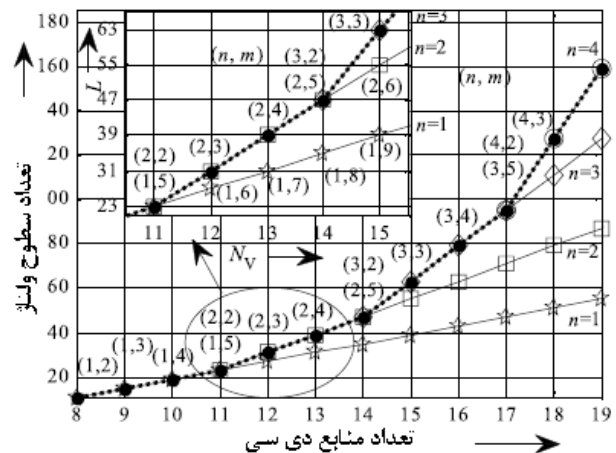
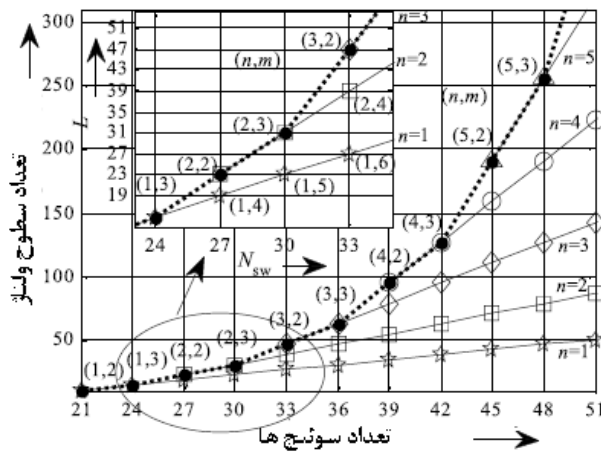


(a)



(b)

شکل ۲. تغییرات پارامترهای (الف) A با m و (ب) B با m.



شکل ۳. نمودار پارامترهای اینورتر برای مقادیر مختلف (n, m) (الف) سطوح ولتاژ (L) در مقابل تعداد سوئیچ‌ها

(ب) سطوح ولتاژ (L) در مقابل تعداد منابع ولتاژ (NSW)

$$L = [(m + 1)2^{(N_v - m)/3} - 1] = B \times 2^{N_v/3} - 1 \quad (9)$$

که در آن، پارامتر  $B = (m + 1)/2^{m/3}$  یک متغیر واسطه دیگر است که به مقدار m بستگی دارد. مشابه مورد قبلی، تغییر پارامتر B برای m های مختلف ترسیم شده است و در شکل ۲ (ب) نشان داده شده است و مشاهده

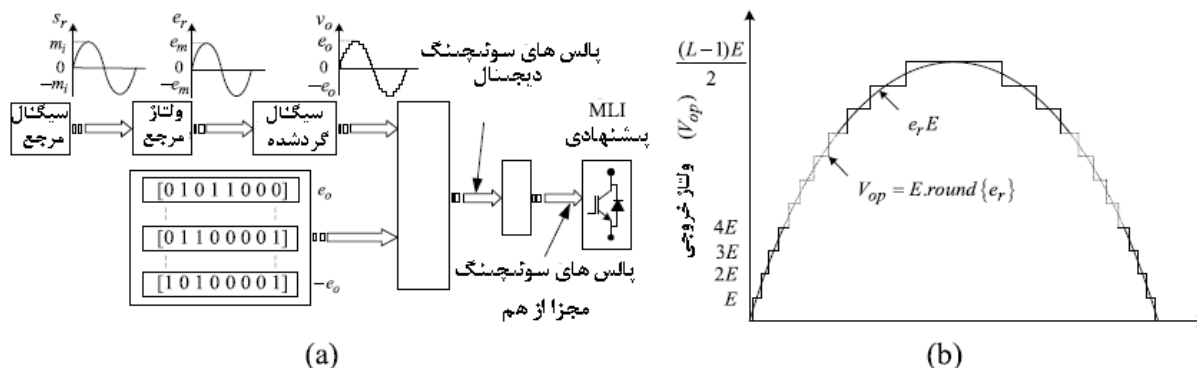
می شود که، مقدار B در  $m=2$  به حداکثر می رسد.

### ۴,۳ پیکربندی تعمیم یافته MLI پیشنهادی با منابع ولتاژ و سوئیچ های مشخص

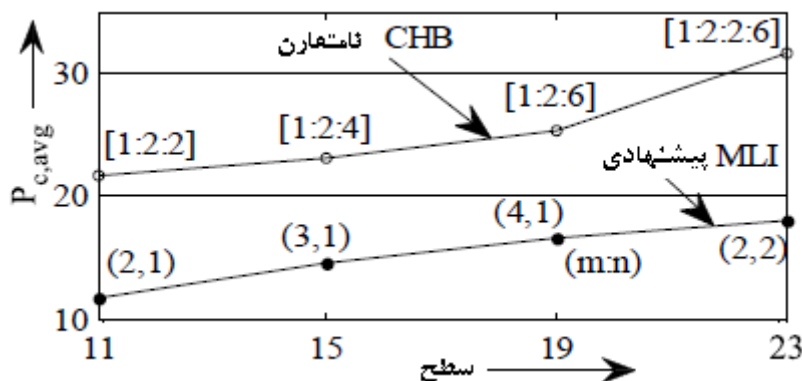
طبق معادله (۳) تعداد سطوح ولتاژ (L) پیکربندی MLI پیشنهادی بستگی به مقادیر m (بین ۲ تا m) و n (بین ۱ تا n) دارد. با این حال، از شکل ۲، مشاهده می شود که تعداد سطوح ولتاژ (L) برای تعداد مشخصی از سوئیچ ها (NSW) و منابع ولتاژ (NV) در  $m=2$  به مقدار حداکثر می رسد. از این رو، برای افزایش تعداد سطوح ولتاژ (L)، مقدار n باید افزایش یابد در حالی که m باید نزدیک به ۲ نگه داشته شود. علاوه بر این، طبق شکل ۲ و جدول ۳، مشاهده می شود که طراحی بهینه پیکربندی MLI پیشنهادی برای استفاده از تمام تعداد سوئیچ های ممکن (NSW) برای تولید حداکثر تعداد سطوح ولتاژ خروجی (L) برای  $m \in \{2,3,4\}$  و  $n \in \{1,2,\dots\}$  وجود دارد.

علاوه بر این، از جدول ۳ مشاهده می شود که طراحی بهینه پیکربندی MLI پیشنهادی برای استفاده از تمام تعداد منابع ولتاژ ممکن (NV) برای تولید حداکثر تعداد سطوح خروجی (L) برای  $m \in \{2,3,4\}$  و  $n \in \{1,2,\dots\}$  وجود دارد. برای توضیح بیشتر ترکیب های بهینه فوق (n,m)، L در مقابل NSW و L در مقابل NV برای تمام مقادیر ممکن (m, n) ترسیم شده اند که در شکل ۳ نشان داده شده است. تعداد سوئیچ ها (NSW) می تواند توسط ترکیبات مختلف (m, n) افزایش یابد همانطور که توسط نشانگرهای مختلف برای تمام مقادیر ممکن سطح ولتاژ اینورتر (L) نشان داده شده است. منحنی های سهموی خط چین که نشانگرهای نقطه چین در شکل ۳ (الف) را به هم متصل می کنند مکان مقادیر بهینه (m, n) را برای تعدادی از سوئیچ ها برای حداکثر مقادیر L نشان می دهند. به طور مشابه، هنگامی که تعداد منابع ولتاژ (NV) افزایش می یابد، ترکیب های مختلف (m, n) را می توان به دست آورد همانطور که توسط نشانگرهای مختلف برای تمام مقادیر ممکن L در شکل ۳ (ب) نشان داده شده است. مکان نشانگرهای نقطه چین که توسط یک خط سهمی شکل هدایت می شوند، نشان دهنده بهینه ترین ترکیب های (m, n) هستند که حداکثر تعداد سطوح ولتاژ اینورتر را با منابع ولتاژ

مختلف تلفیق می کنند. بنابراین با توجه به شکل ۳، پیدا کردن بهینه ترین ترکیب های (m, n) و در نتیجه بهینه ترین ترکیب (Nv, Nsw) برای یک طراحی اینورتر اقتصادی که حداکثر سطح ولتاژ اینورتر را تولید می کند، ساده است.



شکل ۴. تکنیک کنترل نزدیکترین سطح (الف) مراحل مختلف اجرای هر فاز (ب) شکل موج ولتاژ خروجی (Vop) متناظر اینورتر.



شکل ۵. مقایسه تلفات رسانش MLI پیشنهادی با CHB نامتقارن با NLC در  $m_i = 1.5$

### ۵ مدولاسیون و کنترل اینورتر چند سطحی سه فازی پیشنهادی

طیف گسترده‌ای از روش های مدولاسیون و کنترل برای یک مبدل چند سطحی استفاده شده اند مانند

مدولاسیون پهنای پالس سینوسی (SPWM)، روش PWM تک حامل [ ۲۴ ]، روش PWM حذف هارمونیک انتخابی یا (SHE-PWM). حذف هارمونیک فعال (AHE)، مدولاسیون بردار فضا (SVM) و غیره. به عنوان یک تکنیک مدولاسیون فرکانس پایین، الگوریتم های نزدیک ترین سطح کنترل (NLC) ممکن است مقدار نسبتاً کمتری از تلفات سوئیچینگ را در مقایسه با تکنیک های دیگر PWM تولید کنند. تکنیک NLC سنتز تعداد بسیار بالایی از سطوح ولتاژ را با تقریب زدن مرجع ولتاژ تقویت شده به نزدیک ترین سطح ولتاژ ممکن که توسط مبدل تولید می شود، تسهیل می کند. الگوریتم NLC مبتنی بر دیاگرام بلوکی برای اینورتر پانزده سطحی پیشنهادی هر فاز در شکل ۴ نشان داده شده است. معادلات ریاضی متناظر یک سیگنال مرجع (sr)، سیگنال مقیاس یافته (er) و سیگنال ولتاژ گردشده متناظر (vo) برای یک اینورتر پانزده سطحی به صورت زیر است:

$$s_r = m_i \sin(\omega t) \quad (10)$$

$$e_r = m_i \frac{(L-1)}{2} \sin(\omega t) = e_m \sin(\omega t) \quad (11)$$

$$v_o = \text{round} \{e_r\} \quad (12)$$

$$V_{op} = E \cdot \text{round} \{e_r\} \quad (13)$$

$$m_i = \frac{2 e_m}{E(L-1)} \quad (14)$$

برای اینورتر سه فازی پانزده سطحی پیشنهادی، سیگنال های مرجع سه فازی (sr، ۰ تا ۱) ابتدا برای تعیین (er) تقویت می شوند و سپس گرد می شوند تا نزدیک ترین سیگنال سطحی (vo) با استفاده از تابع گردسازی (برای مثال  $\text{round} \{5.4\} = 5$  یا  $\text{round} \{5.6\} = 6$ ) به دست آید. بسته به تعداد سطوح سیگنال ولتاژ گردشده، پالس های گیت سوئیچ های اینورتر می توانند برای تولید سطح ولتاژ خروجی متناظر تولید شوند. سیگنال مرجع (sr)، سیگنال سوئیچینگ (vo) و پالس های گیت مربوطه با استفاده از روش NLC به دست می آیند که در شکل ۴ نشان داده شده است. برای مطالعه اثربخشی تکنیک NLC پیشنهادی (تکنیک مدولاسیون فرکانس سوئیچینگ پایین) برای MLI، تلفات اینورتر، به ویژه تلفات رسانش (تلفات سوئیچینگ قابل چشم پوشی) باید محاسبه شود.



تلفات رسانش سوئیچ های اینورتر را می توان با سیگنال سوئیچینگ (vo) تولید شده توسط NLC (همانطور که در شکل ۴ (الف) نشان داده شده است) و الگوی پالس رمزگشایی شده حالت سوئیچینگ (همانطور که در جدول ۲ نشان داده شده است) تعیین کرد. تلفات رسانش لحظه ای (تلفات ناشی از هدایت یک سوئیچ / دیود) یک سوئیچ IGBT (Pc,T(t)) و دیود غیرموازی آن را می توان به صورت زیر بیان کرد (۱۱):

$$p_{c,T}(t) = [V_t + R_t I^\beta(t)] I(t) \quad (15)$$

$$P_{c,d}(t) = [V_d + R_d I(t)] I(t) \quad (16)$$

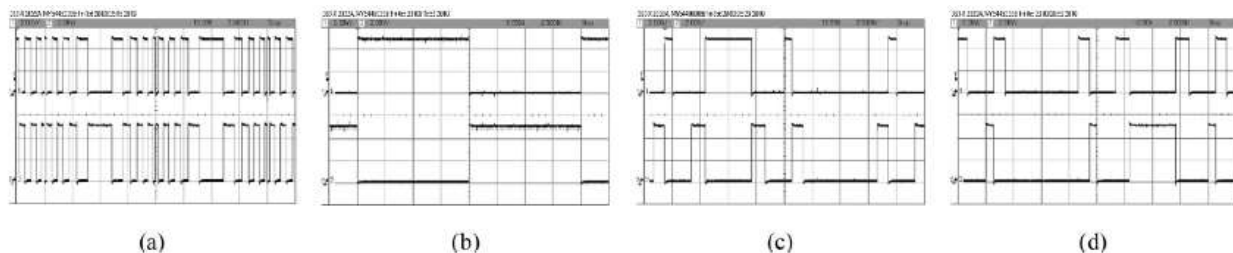
تلفات رسانش لحظه ای یک سوئیچینگ دو طرفه، همانطور که در شکل ۱ (الف) نشان داده شده است برابر با مجموع تلفات پراکندگی توان دو دیود و یک IGBT است:

$$p_{c,B}(t) = [V_t + R_t I^\beta(t)] I(t) + 2 \cdot [V_D + R_D I(t)] I(t) = (V_t + 2V_D) I(t) + R_t I^{\beta+1}(t) + 2R_D I^2(t). \quad (17)$$

که در آن  $V_t$ ،  $V_d$  و  $V_D$  ولتاژهای آستانه IGBT، دیود غیرموازی و دیود برای سوئیچ دو طرفه هستند در حالی که  $R_t$ ،  $R_d$  و  $R_D$  مقاومت های مربوط به آن ها هستند. این پارامتر  $\beta$  یک ثابت است که توسط ویژگی های IGBT تعیین می شود. با در نظر گرفتن  $x(t)$ ،  $y(t)$  و  $z(t)$  تعداد سوئیچ های دوطرفه، سوئیچ های یک طرفه و دیودهای غیرموازی در هر لحظه است که به سطوح ولتاژ خروجی اینورتر یا سیگنال سوئیچینگ، الگوی پالس رمزگشایی شده، جهت جریان و ضریب توان بار متصل بستگی دارد. مقدار متوسط تلفات رسانش برای تمام سوئیچ های هر فاز با جریان بار  $I(t) = I_L \sin(\omega t)$  می تواند به صورت زیر بیان شود:

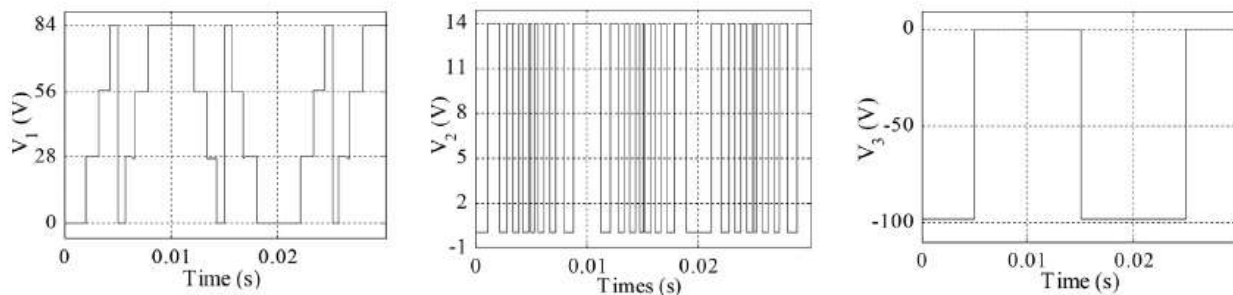
$$P_{c,avg} = \frac{1}{\pi} \left( \int_0^\pi x(t) \cdot p_{c,B}(t) d(\omega t) + \int_0^\pi y(t) \cdot p_{c,T}(t) d(\omega t) + \int_0^\pi z(t) \cdot p_{c,t}(t) d(\omega t) \right) \quad (18)$$

مدل مبتنی بر متلب/سوئیچینگ اینورتر پیشنهادی برای ارزیابی تلفات رسانش توسعه یافته است. هدف از اینورتر پیشنهادی تحویل توان خروجی برابر با ۱,۹ کیلووات است. یک بار R-L اتصال ستاره‌ای سه فازی برای آزمایش و تحلیل استفاده می‌شود. تکنیک NLC در  $m_i=1$  برای تولید سیگنال‌های گیت مناسب پیاده‌سازی شده است. مقاومت روی حالت IGBT، دیود غیرموازی و دیود برای سوئیچ‌های دو طرفه به ترتیب از مقادیر دیتاشیت آن‌ها به صورت  $R_t = 0.0125 \Omega$  و  $R_d = 0.019 \Omega$  و  $R_D = 0.07 \Omega$  محاسبه می‌شود.

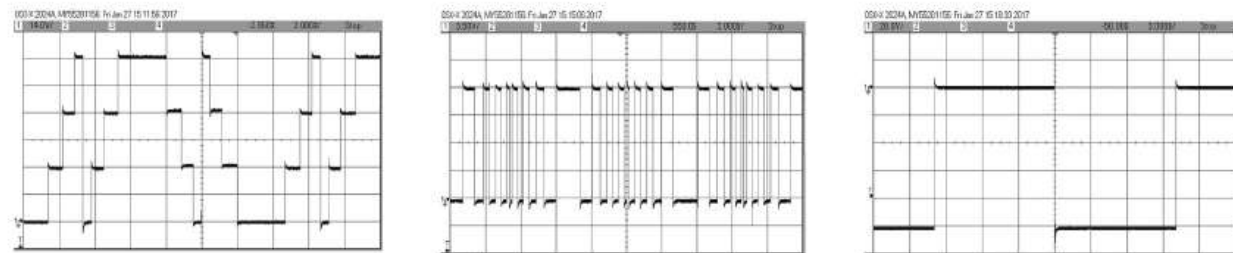


شکل ۶. پالس‌های گیت سوئیچ‌های اینورتر برای اینورتر (الف) بخش ۲ ( $T_{II,a1}$  &  $T_{II,a1}$ ) (ب) بخش ۳

(ج و د) بخش ۱ ( $T_{III,a}$  &  $T_{III,a}$ ) و ( $T_{I,a1}$  &  $T_{B,a1}$ ) و ( $T_{B,a2}$  &  $T_{I,a2}$ )



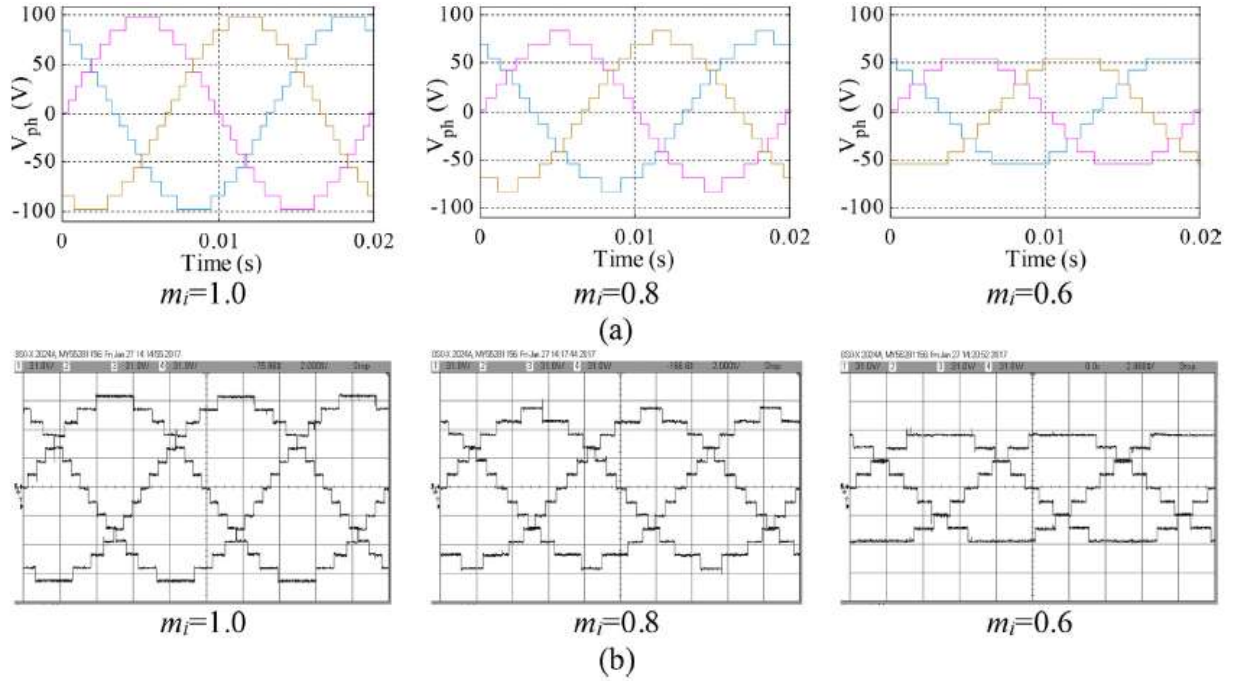
(a)



(b)

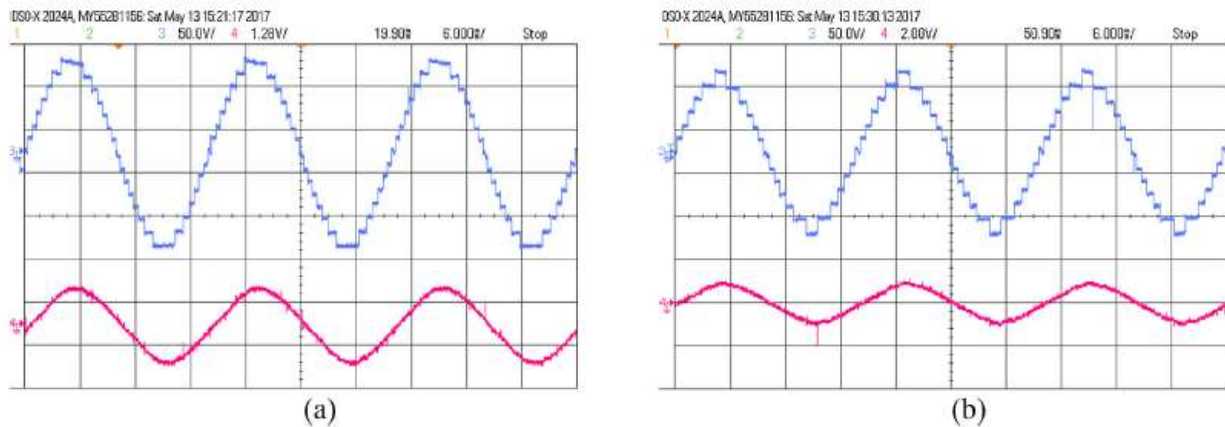
شکل ۷. شکل موج ولتاژ در میان اینورتر بخش ۱ (V1) بخش ۲ (V2) بخش ۳ (الف) نتایج شبیه سازی و (ب)

نتایج آزمایشی



شکل ۸. ولتاژهای فاز خروجی اینورتر ۱۵ سطحی سه فاز پیشنهادی در  $m_i$  های مختلف (الف) نتایج شبیه

سازی و (ب) نتایج آزمایشی



شکل ۹. ولتاژهای فاز و جریان اینورتر پانزده سطحی سه فاز پیشنهادی در (الف)  $m_i = 1$  (ب)  $m_i = 8$

جدول ۴. درجه بندی سوئیچ های توپولوژی پیشنهادی و توپولوژی موجود برای L سطح

	اینورتر پیشنهادی				NPC	FC	CHB
	بخش ۱		بخش ۲				
	$T_{L,x1}-T_{L,x2}$	$T_{B,x1}-T_{B,x(m-1)}$	$T_{II,x(j+1)}$	$T_{III,x}$			
$x=(a,b,c)$	$\frac{m(L+1)V_{DC}}{2(m+1)}$	$\frac{(m-j)(L+1)V_{DC}}{2(m+1)}$	$2/V_{DC}$	$\frac{(L-1)V_{DC}}{2}$	$V_{DC}$	$V_{DC}$	$V_{DC}$
درجه بندی ولتاژ سوئیچ های فاز X		$j=1, \dots, (m-1)/2$ $j=1, \dots, m/2$	For $j=0, \dots$ $\dots \frac{(L+1)}{4(m+1)}$				

افت ولتاژ IGBT، دیود غیرموازی و دیود برای سوئیچ های دو طرفه به ترتیب  $V_t = 1.25V$ ,  $V_d = 2.2V$  و  $V_D = 1.5V$  فرض می شوند. شکل ۵ مقایسه تلفات رسانش در هر فاز از اینورتر پیشنهادی را با CHB نامتقارن (برای به دست آوردن سطوح مختلف ولتاژ ممکن (L) با پیاده سازی تکنیک NLC پیشنهادی) نشان می دهد. طبق شکل ۵، تلفات رسانش اینورتر پیشنهادی همیشه کم تر از CHB نامتقارن است. علاوه بر این، برای نشان دادن هزینه MLI، درجه بندی دستگاه در این کار پیشنهادی برای اینورتر L-level با در نظر گرفتن ولتاژ پله ای VDC محاسبه می شود. جدول ۴ درجه بندی سوئیچ ها برای اینورتر تعمیم یافته پیشنهادی و همچنین درجه بندی سوئیچ های مورد استفاده در برخی از توپولوژی های MLI کلاسیک مانند CHB، FC و NPC را نشان می دهد. از جدول ۴ مشاهده می شود که اینورتر پیشنهادی از تعداد کمی از دستگاه های سوئیچینگ با درجه ولتاژ نسبتا بالاتر استفاده می کند که منجر به عملکرد بالایی می شود. از آنجا که توپولوژی به تعداد کمتری از سوئیچ ها، مدارها، منابع تغذیه مجزا و دیودها نیاز دارد، هزینه های دستگاه نیمه هادی به طور قابل توجهی کاهش می یابد.

## ۶. شبیه سازی و نتایج تجربی

شبیه سازی جامع و نتایج آزمایشات برای MLI پانزده سطحی پیشنهادی تحت شاخص های مدولاسیون (mi) مختلف با استفاده از تکنیک کنترل نزدیک ترین سطح ارایه شده است. مدلسازی مبتنی بر متلب/سیمولینک اینورتر سه فاز پیشنهادی برای ساخت و تحلیل یک نمونه اینورتر ۱۵ سطحی توسعه داده شده است. بسیاری از تکنیک های دیگر در زمینه های مختلف [۳۱-۳۶] با موفقیت در انجام شبیه سازی ها برای توجیه انتخاب

محیط متلب استفاده شده اند. الگوریتم کنترل مبتنی بر NLC بصوت بلادرنگ با استفاده از DS1103 (به دلیل در دسترس بودن آن در آزمایشگاه) پیاده سازی شده است. نتایج آزمایشات پالس های گیت سوئیچ های اینورتر برای فاز a در شکل ۶ نشان داده شده است. برای شبیه سازی و همچنین راستی آزمایی MLI پیشنهادی، مقادیر ولتاژهای لینک DC برای اینورتر سه فاز ۱۵ - سطحی به صورت  $EI=28$  و  $EII=14$  و  $EIII=98$  در نظر گرفته می شوند. ولتاژهای فوق از منبع AC با یکسوساز ترانسفورماتور چندسیم پیچ<sup>۲</sup> و خازن های فیلتر بدست می آیند. شبیه سازی و پاسخ ولتاژ بخش ۱، ۲ و ۳ ( $V1$  و  $V2$  و  $V3$ ) اینورتر فاز a در شکل ۷ نشان داده شده است. از شکل های ۶ و ۷ مشاهده می شود که فرکانس سوئیچینگ سوئیچ های بخش ۲ یعنی ( $T_{II,a1}$  &  $T'_{II,a1}$ ) اینورتر نسبتا بالا با تنش ولتاژ کمتر است (همانطور که در شکل ۷ نشان داده شده است). در حالی که فرکانس سوئیچینگ سوئیچ های بخش ۳ اینورتر ( $T_{III,a}$  &  $T'_{III,a}$ ) دارای فرکانس پایه با تنش ولتاژ بالاتر و فرکانس سوئیچینگ سوئیچ های بخش ۱ اینورتر ( $T_{I,a1}$  &  $T_{B,a1}$ ,  $T_{B,a2}$  &  $T_{I,a2}$ ) دارای فرکانس سوئیچینگ نسبتا کمتر با تنش سوئیچینگ کم است. شبیه سازی و آزمایشات ولتاژهای فاز برای اینورتر سه فاز پیشنهادی در شاخص های مدولاسیون مختلف (۱، ۰.۸، ۰.۶ و ۰) انجام شده اند که در شکل ۸ نشان داده شده است. از شکل ۸ مشاهده می شود که ولتاژهای فاز ماهیاتا متعادل هستند، و دارای پانزده سطح ولتاژ در  $m_i=1$  هستند. نتایج ولتاژ فاز اینورتر و جریان فاز در شاخص های مدولاسیون مختلف (۱ و ۰.۸) مربوط به بار R-L متصل ستاره ای سه فاز ( $R = 100 \Omega$  و  $L = 50 \text{ mH/phase}$ ) در شکل ۹ نشان داده شده است. برای تحلیل، عملکرد اینورتر سه فاز پیشنهادی با توپولوژی های MLI موجود از نظر تعداد سوئیچ ها، منابع ولتاژ و سطح اینورتر ارایه شده در جدول ۵ مقایسه شده است. برای تجزیه و تحلیل بیشتر، تعداد سطوح ولتاژ فاز به نسبت سوئیچ (LSR) و تعداد سطوح ولتاژ فاز به نسبت دیود (LDR) برای یک اینورتر بیست و سه سطحی در شکل ۱۰ (الف) نشان داده شده است. از شکل ۱۰ (الف) مشاهده می شود که مقدار LSR و همچنین LDR از MLI پیشنهاد شده بهتر از دیگر

<sup>2</sup> multi-winding

پیکربندی های MLI است. منبع dc مورد نیاز برای به دست آوردن بیست و سه سطح ولتاژ از جدول ۵ محاسبه شده و در شکل ۱۰ (ب) نشان داده شده است که به طور قابل توجهی کم تر از دیگر توپولوژی های رایج است.

جدول ۵. مقایسه MLI سه فاز پیشنهادی با اینورترهای چند سطحی موجود

نکات	تعداد خازن ها / منبع دی سی	تعداد سوئیچ ها	توپولوژی های موجود
۱. منبع dc جداگانه مورد نیاز است. ۲. MLI نامتقارن (باینری) امکان پذیر است.	$[3(L-1)/2]^b$	$3(L+3)^b$ $[6(\log_2(L+1)+1)]^c$	بابایی و حسینی (۲)
۱. فقط سوئیچ های دو جهته مورد نیاز است. ۲. MLI نامتقارن سطوح ولتاژ کمی را از دست می دهد.	$[3\log_2(L+1)-1]^c$ $[3(L-1)/2]^b$	$3(L+1)^b$	بابایی و همکاران (۳)
۱. تعادل خازن مورد نیاز است. ۲. استفاده نابرابر از سوئیچ ها.	$[1+(L-1)^2]$	$6(L-1)$	نابایی و همکاران (۷)
۱. کاربردهای فرکانس سوئیچینگ بالا. ۲. به تعداد زیادی خازن نیاز دارد.	$[1+(L-1)^2]$	$6(L-1)$	مینارد و فوج (۸)
۱. بسیار پیمانه ای. ۲. نیاز به یک منبع متمایز	$[1.5(L-1)]^b$ $[\log_2(L+1)-1]^c$	$6(L-1)^b$ $4[\log_2(L+1)-1]^c$	مارچسونی و همکاران (۹)
۱. سوئیچ های دو طرفه نیز مورد نیاز است.	$(L-1)^b$ $[1+\log_2(L-1)]^c$	$[2L+8]^b$ $[2\log_2(L-1)+12]^c$	مسعود و همکاران (۱۰)
۱. فقط پیکربندی متقارن امکان پذیر است.	$1.5(L-1)$	$12+1.5(L-1)$	ابراهیمی و همکاران (۱۱)
۱. تمام سطوح ولتاژ را نمی توان تلفیق کرد. ۲. قابل استفاده برای درایو موتور ولتاژ متوسط.	$0.25(3L+1)$	$3(L+1)$	چاتوپادای و چاکاربروتی (۱۲)
۱. MLI نامتقارن (باینری) امکان پذیر است. ۲. برنامه های کاربردی با توان متوسط و بالا.	$1.5(L-1)^b$ $3[\log_2(L+1)-1]^c$	$[1.5(3L-1)]^b$ $[9\log_2(L+1)-6]^c$	هیناگو و کوزومی (۱۳)
۱. دوره غیرمجزا مورد نیاز است. ۲. MLI آشناری نامتقارن در نظر گرفته شده است	$1.5(L-1)^b$	$1.5(L+9)^b$	بابایی و همکاران (۱۴)
۱. منبع مجزا مورد نیاز است. ۲. تولید فقط تعداد زوج از سطوح.	$1.5\{\sqrt{(4L-7)}-1\}+1$	$3(\sqrt{4L-7}+1)$	مکیلف و همکاران (۱۵)
۱. یک سوئیچ اضافی می تواند دو سطح ولتاژ در هر فاز ایجاد کند ۲. سوئیچ دو طرفه نیز مورد نیاز	$[0.5(L-1)+3]$	$12+1.5(L-3)$	روشان و همکاران (۱۶)

			است.
چوی و همکاران (۱۷)	$3(L+1)$	$(L-1)$	۱. عدم تقارن امکان پذیر نیست. ۲. سوئیچ دو طرفه نیز مورد نیاز است.
واحدی و همکاران (۱۸)	$3(2L-3)$	$(L-1)$	۱. MLI نامتقارن امکان پذیر نیست. ۲. سوئیچ دو طرفه نیز مورد نیاز است.
نجفی و همکاران (۱۹)	$3(L+3)$	$0.5(L-1)$	۱. MLI نامتقارن امکان پذیر نیست. ۲. سوئیچ درجه بالا برای پل H مورد نیاز است.
هیوان و همکاران (۲۰)	$6(L-2)$	$1+[0.5(3L-5)]^m$	۱. MLI نامتقارن (بابنری) نیز امکان پذیر است. ۲. تعداد زیادی خازن مورد نیاز است.
گوپتا و جاین (۲۲)	$6(L-1)$	$1.5(L-1)$	۱. MLI نامتقارن امکان پذیر نیست. ۲. سوئیچ دو طرفه نیز مورد نیاز است.
توپولوژی پیشنهادی	$3(m+3+2n)$	$[(+3)+3n]$	۱. سوئیچ دو طرفه نیز مورد نیاز است. ۲. m & n بهینه شده برای اجزای کاهش یافته

## ۷. نتیجه گیری

این مقاله یک پیکربندی اینورتر چندسطحی هیبریدی سه فازی تعمیم یافته جدید را با کاهش تعداد سوئیچ ها و منابع DC پیشنهاد داد. طراحی بهینه MLI تعمیم یافته پیشنهادی برای هر تعداد مشخص از سوئیچ ها و منابع ولتاژ DC با استفاده از عبارات تعمیم یافته توسعه یافته است. مقدار بهینه سوئیچ ها و منابع ولتاژ مورد نیاز برای طراحی اینورتر سه فازی پیشنهادی که حداکثر سطوح ولتاژ اینورتر را تولید می کند، مورد مطالعه قرار گرفتند و برای ترکیبات مختلف اجزای اینورتر ترسیم شدند. تکنیک مدولاسیون مبتنی بر NLC برای هر سطح ولتاژ توسعه یافته و برای اینورتر سه فاز ۱۵ - سطحی با استفاده از پلت فرم متلب/سیمولینک شبیه سازی شد و

بصورت بلادرنگ با استفاده از DS1103 اجرا شد. آزمایش ها بر روی نمونه آزمایشگاهی اینورتر پانزده سطحی پیشنهادی برای بار R-L انجام شدند. نتایج آزمایشات مربوط به شاخص های مدولاسیون مختلف نیز ارایه شده اند که نتایج شبیه سازی مربوطه را تایید می کنند. اثربخشی پیکربندی MLI سه فازی سوئیچ کاهش یافته پیشنهادی از طریق مقایسه مقادیر LDR، LSR و تعداد منبع ولتاژ (NV) پیکربندی MLI پیشنهادی با دیگر پیکربندی های MLI مورد مطالعه قرار گرفت و ثابت شد که MLI پیشنهادی بهتر از MLI های موجود می باشد.