به‌نام یزدان پاک

تمرین کامپیوتری اول محاسبات قابل بازپیکره‌بندی

معادله دیفرانسیل‌های زیر را در نظر بگیرید:

$$C\frac{dv}{dt} = k(v - v_r)(v - v_t) - u - I_n \qquad (1)$$

$$\frac{du}{dt} = a\{b(v - v_r) - u\} \qquad (2)$$

در رابطه بالا C ظرفیت خازنی و برابر ۱۰۰ است

k، a و b مقدارهای ثابت و به ترتیب برابر ۳، ۰/۰۱ و ۵ هستند

In جریان ورودی است

v، v_r و v_t به ترتیب برابر ولتاژ خروجی، ولتاژ حالت استراحت و ولتاژ آستانه که مقادیر دو مورد آخر به ترتیب برابر با ۶۰- ولت و ۵۰- ولت است

u متغیر بازیابی است

در روابط بالا شرط های زیر باید اعمال گردند:

$$if\ v \geq v_{peak}\ then \qquad v \leftarrow c \qquad and \qquad u \leftarrow u + d$$

که v_{peak} ماکزیمم ولتاژ و برابر ۴۰، c و d مقادیر ثابت و به ترتیب برابر با ۶۰- و ۴۰۰ در نظر گرفته می‌شوند.

با استفاده از روش اویلر نسبت به حل معادله دیفرانسیل اقدام نمایید. این روش برای حل رابطه مشتق، به صورت زیر عمل می‌کند:

$$\frac{v_{new} - v_{old}}{\Delta t}$$

برای حل راحت‌تر، مقدار Δt راثابت و برابر $\frac{1}{16}\ ms$ در نظر بگیرید.

تمام اعدا به صورت signed fixed-point و با دقت Q(10,20) در نظر گرفته شوند.

همچنین مقادیر اولیه v و u به ترتیب برابر 30'h3B882878 و 30'h28C1FC00 در نظر گرفته شوند.

موارد خواسته شده را با دقت انجام دهید:

۱- به ازای In برابر مقادیر ۱۰۰، ۳۰۰ و ۵۰۰ نسبت به حل معادلات دیفرانسیل با زبان Verilog اقدام نمایید و نتایج شبیه‌سازی برای پارامترهای v و u را با فرمت آنالوگ به اندازه ۱ثانیه نشان دهید.

۲- کد نوشته شده را روی FPGA kintex7- XC7K410T سنتز کرده و در گزارش خود جدولی تهیه نمایید که مقادیر LUT و DSP خود را گزارش کنید.

۳- بهینه‌سازی‌هایی را که می‌توان برای کاهش منابع در سخت‌افزار انجام داد، بکار گیرید. پس از انجام بهینه سازی کد، دقت خروجی v را با حالت دقیق مقایسه کنید. همچنین منابع مصرفی پس از سنتز را با حالت ۲ مقایسه نمایید.

تاریخ تحویل ۱۴۰۲/۹/۱

abdoli.behrooz66@gmail.com