با سمه تعالی

تعریف پروژه سوییچ مبدل های داده

شبیه سازی در تکنولوژی TSMC CMOS 0.18umو با ولتاژ تغذیه 1.8Vبایستی صورت پذیرد.

موارد و نحوه تحویل پروژه:

- **همه محورها باید در شکلها مشخص باشد. شکل ها و جدول ها باید توضیح کافی و شماره شکل و جدول داشته باشند.**
- **گزارش خود را به صورت PDFو Wordارسال نمایید.**
- **هر گونه اشکال در سوالات را لطفا از طریق Emailاعلام نمایید.**
- **پروژه باید تنها با نرم افزار Cadenceانجام شود.**
- **حدود زیر در تعیین ابعاد ترانزیستورها رعایت شود**

0.18um <L< 20.0um 0.22um<W<100um

در صورتی که ابعاد بیشتر از 100umبرای Wترانزیستور لازم بود، میتوانید از پارامتر mدر مدل استفاده نمایید.

- **کلیه netlistها و شماتیک ها را در پایان گزارش یا به صورت فایل ضمیمه ارسال کنید.**

حتما netlistمربوط به cadence برای هر شبیه سازی با نام مناسب ارسال شود

طراحی و شبیه سازی مدار نمونه بردار.

هدف از پروژه حاضر، طراحی و شبیه سازی مدار نمونه بردار (T/H،)در تکنولـوژی CMOS 0.18um است.

موارد طراحی و شبیه سازی به شرح زیر است:

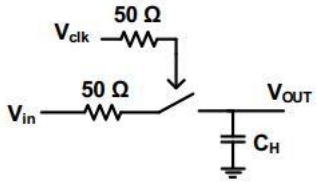
۱. طراحی و شبیه سازی مدار نمونه برداری:

۱/۱. ساختار نمونه بردار با یک خازن و یک ترانزیستور NMOSبه عنوان سوییچ

۱/۲. خازن نمونه برداری با مقدار مشخص شده در جدول (CH). ۱

۱/۳. تکنولوژی ،CMOS 0.18umبا ولتاژ تغذیه1.8V.

۱/۴. سیگنال ورودی دارای DCبرابر با0.9 .



شکل ۱: مدار نمونه بردار

- موارد شبیه سازی به شرح زیر است :

✓ تنظیم ابعاد ترانزیستور برای دستیابی به حداکثر خطینگی (حداقل THD) ممکـن در نرخ نمونه برداری مشخص شده (FS =10MS/s , CH=9pF) و فرکانس ورودی حدود فرکانس نایکوئیست برای دامنه ورودی0.4 VP

✓ رسم نمودارهای لازم، به منظور نمایش صحت عملکرد مدار.

✓ اندازهگیری THDمدار طراحی شده قبـل (بـدون تغییـر ترانزیسـتور) در همـان نـرخ نمونه برداری و دامنه ورودی برای فرکـانس ورودی FS/NFFT (NFFT تعـداد نقـاط DFTانتخاب شده است.)

✓ اندازه گیری THDمدار طراحی شده قبـل(بـدون تغییـر ترانزیسـتور) در همـان نـرخ نمونـه برداری و فرکـانس ورودی حـدود فرکـانس نایکوئیسـت بـرای دامنـه ورودی 0.9 VP .

✓ اندازه گیری THDمدار طراحی شده قبـل (بـدون تغییـر ترانزیسـتور) در نـرخ نمونـه برداری 150 MS/s و فرکانس ورودی حدود فرکانس نایکوئیست برای دامنـه ورودی 0.4 VP .

✓ اندازه گیری THDمدار طراحی شده قبـل (بـدون تغییـر ترانزیسـتور) در نـرخ نمونـه برداری 10 S/s و فرکانس ورودی حـدود فرکـانس نایکوئیسـت بـرای دامنـه ورودی 0.4 VP .

۲. همه مراحل ۱را برای سوییچ CMOSتکرار کنید.

۳. از نتایج مراحل ۱و ۲نتیجه گیری کنید.

۴. سوییچ Bootstrap برای فرکانس ورودی 150 MS/sو دامنه 0.9 V طراحی کنید که بیشـترین خطینگی را داشته باشد