

## پروژه نهایی درس VLSI

### نکات لازم‌الاجرا برای تحویل پروژه:

نتایج و توضیحات را در فرمت گزارش بنویسید (برای رعایت فرمت رجوع شود به قوانین نگارش پایان‌نامه در سایت دانشگاه) و در غالب pdf به همراه Word و همچنین فایل شبیه‌سازی شده با نام فایلی به شماره دانشجویی و نام خانوادگی خود در تاریخ مشخص شده ارسال نمایید.

فایل حاصل را در سامانه مدل ارسال نمایید.

توجه داشته باشید که نحوه انجام مراحل، نتایج، جداول و منحنی‌های حاصل باید دارای توضیحات کافی باشد.

پروژه به صورت انفرادی باید انجام شود. پروژه در نهایت به صورت حضور تحویل گرفته می‌شود. تاریخ تحویل حضوری پروژه‌ها اعلام خواهد شد.

برای انجام این تمرین حتماً از نرم‌افزار Cadence® استفاده شود. تکنولوژی مورد استفاده 0.18μm و ولتاژ تغذیه، دما و گوشه را به طور پیش‌فرض به ترتیب برابر با 1.8 V، ۲۷ درجه سانتی‌گراد و TT قرار دهید.

### فاز اول:

الف) مدار full adder شکل 11.4(C) کتاب درسی را با توجه به ابعاد مشخص شده، تکنولوژی 180nm و جدول زیر، باز طراحی کنید.

نام و نام خانوادگی	حداقل L ترانزیستورها
	L = 180 nm

- رسم نمودارهای لازم جهت اثبات صحت کارکرد مدار و طراحی

ب) تکمیل جدول زیر با استفاده از شبیه‌سازی‌های مناسب و تعاریف AC Power و Delay:

Pin	AC Power ( $\mu\text{W}/\text{MHz}$ )
A	
B	
C	

Description	Intrinsic Delay (ns)	$K_{\text{load}}$ (ns/pF)
A $\rightarrow$ S $\uparrow$		
A $\rightarrow$ S $\downarrow$		
B $\rightarrow$ S $\uparrow$		
B $\rightarrow$ S $\downarrow$		
C $\rightarrow$ S $\uparrow$		
C $\rightarrow$ S $\downarrow$		
A $\rightarrow$ C <sub>OUT</sub> $\uparrow$		
A $\rightarrow$ C <sub>OUT</sub> $\downarrow$		
B $\rightarrow$ C <sub>OUT</sub> $\uparrow$		
B $\rightarrow$ C <sub>OUT</sub> $\downarrow$		
C $\rightarrow$ C <sub>OUT</sub> $\uparrow$		
C $\rightarrow$ C <sub>OUT</sub> $\downarrow$		

#### AC Power:

The AC power table shows the amount of energy consumed (mW/MHz) within the cell when the corresponding pin changes state. The energy data for each drive strength of the cell are calculated at 27°C, 1.8V, typical process, input slew of 0.03ns, and no external load at the output pins. For combinatorial cells, energy values are provided for only input pins. The energy value for each input pin is the average of energies associated with the input transitions which result in an output transition.

#### Delay:

The delay table shows the intrinsic delay (ns) which is the delay through the cell when there is no load on the output, and the load multiplier for load dependent delay,  $K_{\text{load}}$  (ns/pF). The delays and load multiplier for each drive strength of the cell are calculated at 27°C, 1.8V, typical process, and input slew of 0.03ns.

$$t_{\text{PD}} = t_{\text{intrinsic}} + (K_{\text{load}} C_{\text{load}})$$

- نحوه انجام مراحل و شبیه‌سازی‌های لازم آورده شود.

ج) افزایش دما از 27°C به اندازه 50 درجه ( $\Delta T$ ) و تکرار جدول تاخیر بالا و محاسبه پارامتر  $K_{\text{Temp}}$  برای هر یک از سطرها به صورت زیر و محاسبه مقدار متوسط  $K_{\text{Temp}}$  های بدست آمده از جدول:

$$t_{PD} = (t_{intrinsic} + (K_{load} C_{load})) [1 + (K_{Temp} \Delta T)]$$

## فاز دوم:

الف) طراحی یک جمع کننده ۱۰ بیتی که دو عدد ۱۰ بیتی  $A_{10:1}$  و  $B_{10:1}$  و یک بیت حامل ورودی  $C_{in}$  را به هم جمع کرده و ۱۰ بیت  $S_{10:1}$  و یک بیت  $C_{out}$  را تولید کند. طراحی باید به روش شکل 11.11(b) انجام شود (توصیه می شود که قسمت مربوطه در فصل ۱۱ کتاب دقت مطالعه شود). عملکرد مدار در ازای چند ورودی مختلف تست شود. توان مصرفی و تاخیر از  $C_{in}$  تا  $C_{out}$  به ازای "A=11...1" و "B=00...0" و اعمال پالس به  $C_{in}$  با شبیه سازی اندازه گیری شود.

ب) تاخیر، توان مصرفی و PDP را در گوشه های (TT, 27°C, 1.8V)، (SS, 85°C, 1.62V) و (FF, 0°C, 1.98V) در یک جدول گزارش کنید.

موفق باشید