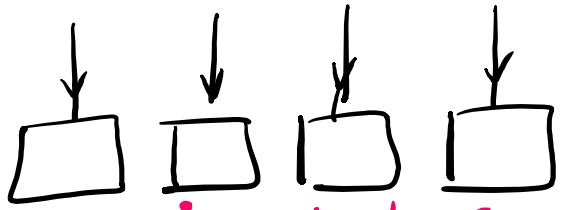
ثبات ها و شمارنده ها

فصل ششم

ثبات (Register) ← فضای کوچک برای ذخیره اطلاعات به صورت موقت

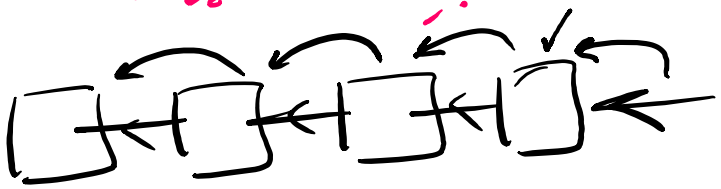
نحوه وارد کردن اطلاعات داخل آن و یا از روی آن محل نگاه داشتن آن‌ها باشد.

ورودی موازی



✓ در یک لحظه (لبه کلاک) کل رجیستر به طور همزمان پر می‌شود

ورودی سریال



✗ به چند لبه کلاک (زمان طولانی) نیاز دارد تا رجیستر پر شود.

✗ سیم‌کشی مستقیمی بین مبدأ و مقصد

✓ تنها یک سیم (یک خط) بین مبدأ و مقصد وجود دارد

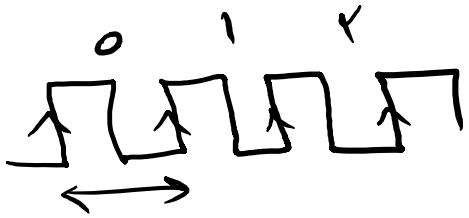
شمارنده (Counter)

USB

Universal Serial Bus

شمارنده (Counter)

شمارنده‌ها هم مجموعه فضاهای ذخیره‌سازی هستند با قابلیت نمایش با یک سخت‌افزار خاص



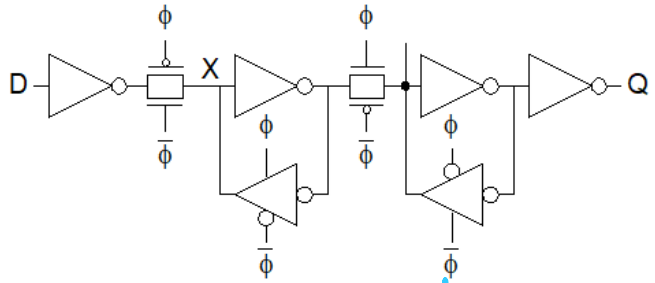
کاربردها در سیستم زمان

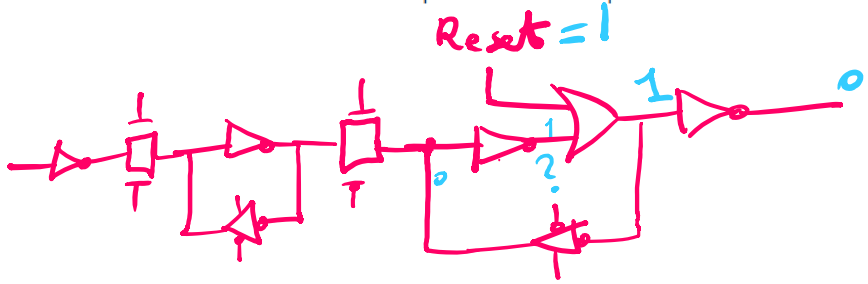
شمارش وقایع (مثلا تعداد افرادی که وارد می شوند)

چطوری توان یک رجیستر ساده با باتری موازی ساخت؟

درون شکل FF‌ها یک ورودی Reset(R) دارند.

کاربرد آن است که سیگنال از بیرون ورودی (D) می‌آید خروجی (حالت) FF را صفر کند





- اگر Reset فعال باشد همه بیت‌های رجیستر صفر خواهند شد

- به محض ورود لبه کلاک بعدی ورودی ($I_3 I_2 I_1 I_0$) در حالت FF خواهند نشست.

Clock Clear_b

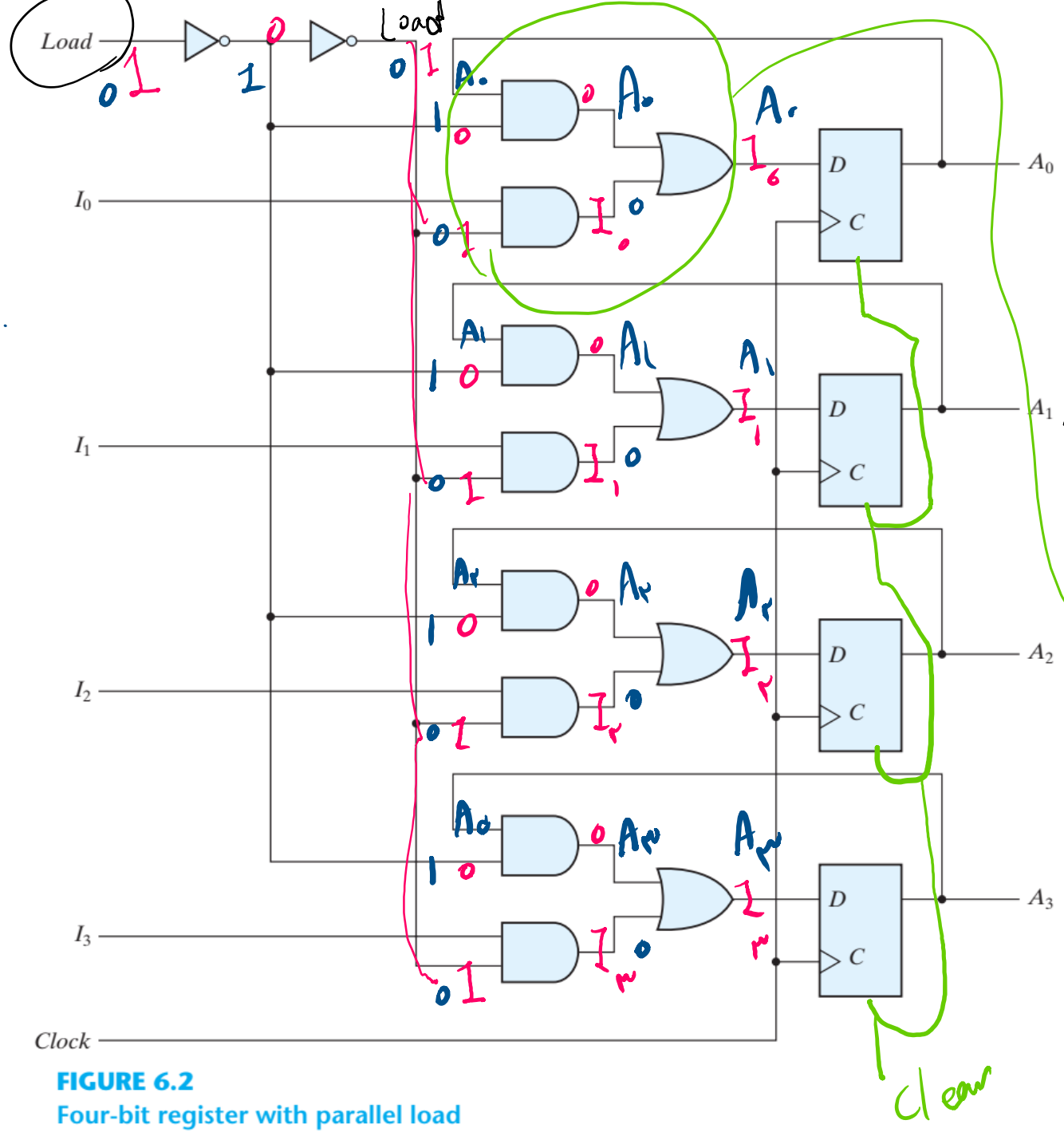
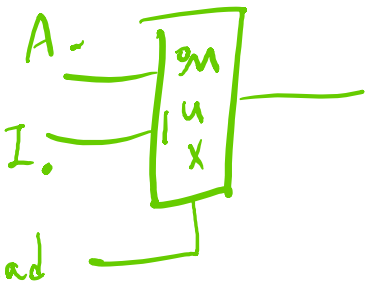


FIGURE 6.2
Four-bit register with parallel load

بصورتی که خروجی مدارهای قبلی به ورودی بعدی برگردانده نشده است.

در اینجا اگر فرمان Load برابر با یک باشد هر چه که در ورودی‌ها $(I_3 I_2 I_1 I_0)$ باشد در حالت رجیستر خواهد شد و اگر Load صفر باشد با آمدن کلاک مدار حالت رجیستر تغییر نخواهد کرد.



ثبات رجیستر یا ثبات بارگیری سریال Shift Register

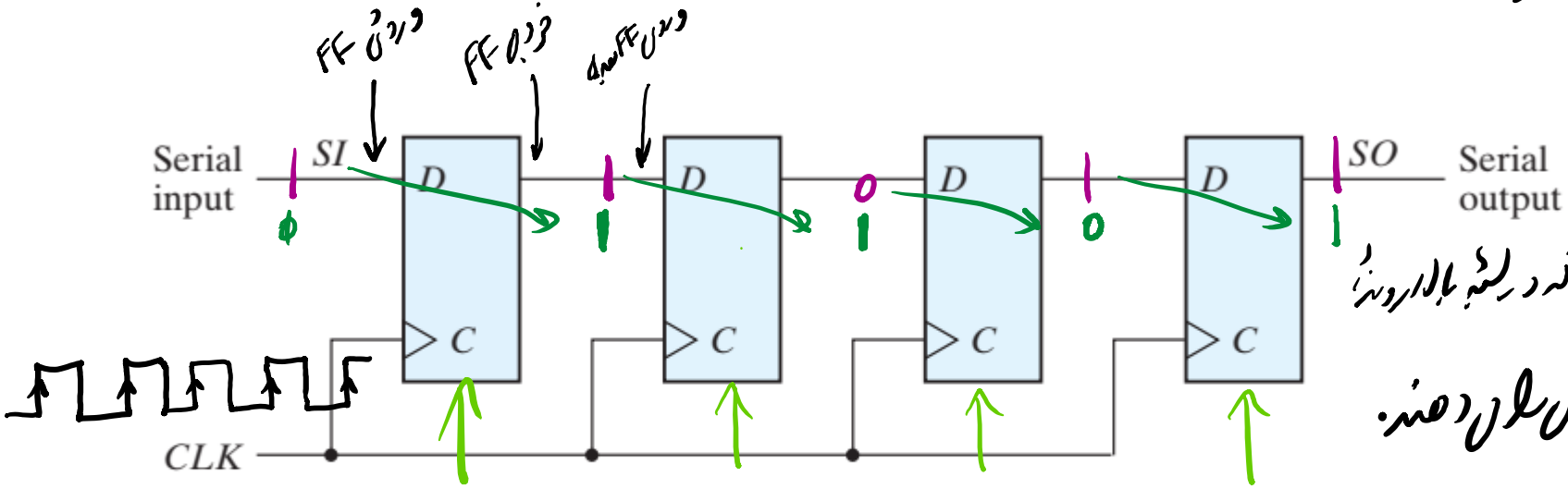
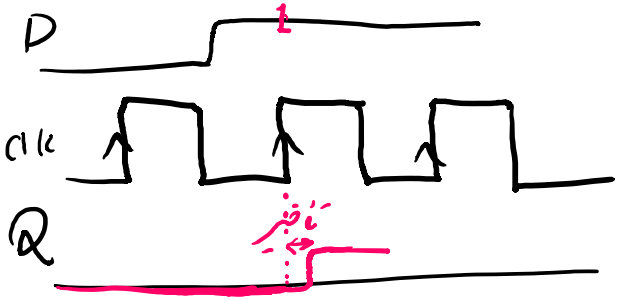


FIGURE 6.3
Four-bit shift register

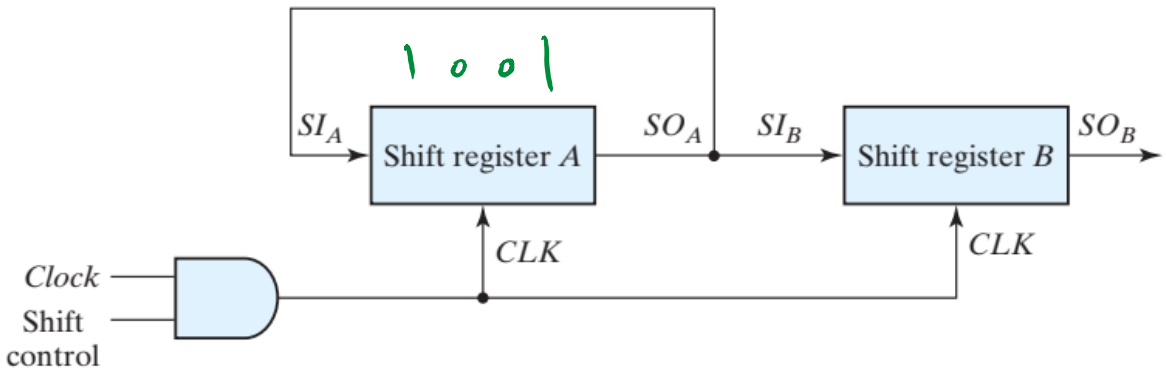
همانطور که قبلاً گفتیم FF ها مانند دریچه‌هایی هستند که در لبه‌ی بالارونده‌ی کلاک طی لحظاتی باز می‌شوند و اجازه‌ی عبور سیگنال را می‌دهند.

شکل موج زیر را در نظر بگیرید که با باز شدن همزمان دریچه‌ها داده‌ی ورودی بلافاصله از همه‌ی دریچه‌ها عبور خواهد کرد و به انتهای خط خواهد رسید.

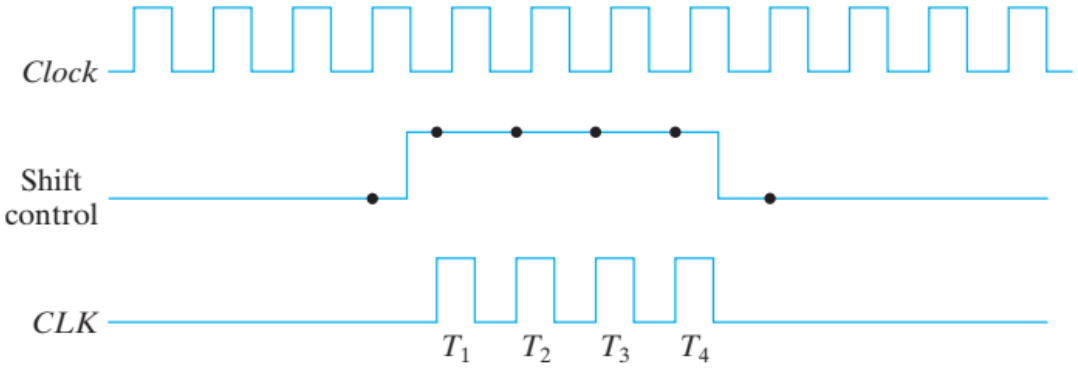
- واقعیت آن است که FF ها لختی دارند (تأخیر دارند) یعنی با آمدن لبه‌ی کلاک حالت خروجی‌شان بلافاصله تغییر نمی‌کند. بلکه اندکی صبر می‌کنند تا تغییر کنند.



- لذا هر FF در لحظه‌ی شروع لبه‌ی کلاک ورودی، کمی مقدار قبلی حالت FF قبل خواهد بود



(a) Block diagram



(b) Timing diagram

FIGURE 6.4
Serial transfer from register *A* to register *B*

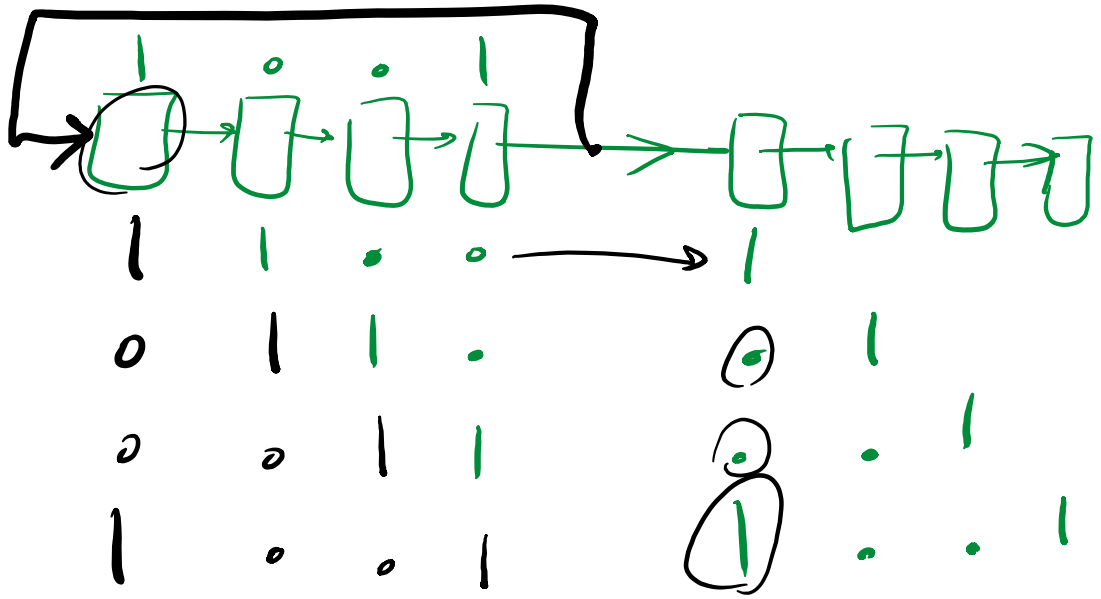


Table 6.1
Serial-Transfer Example

Timing Pulse	Shift Register *A*				Shift Register *B*			
Initial value	1	0	1	1	0	0	1	0
After T_1	1	1	0	1	1	0	0	1
After T_2	1	1	1	0	1	1	0	0
After T_3	0	1	1	1	0	1	1	0
After T_4	1	0	1	1	1	0	1	1

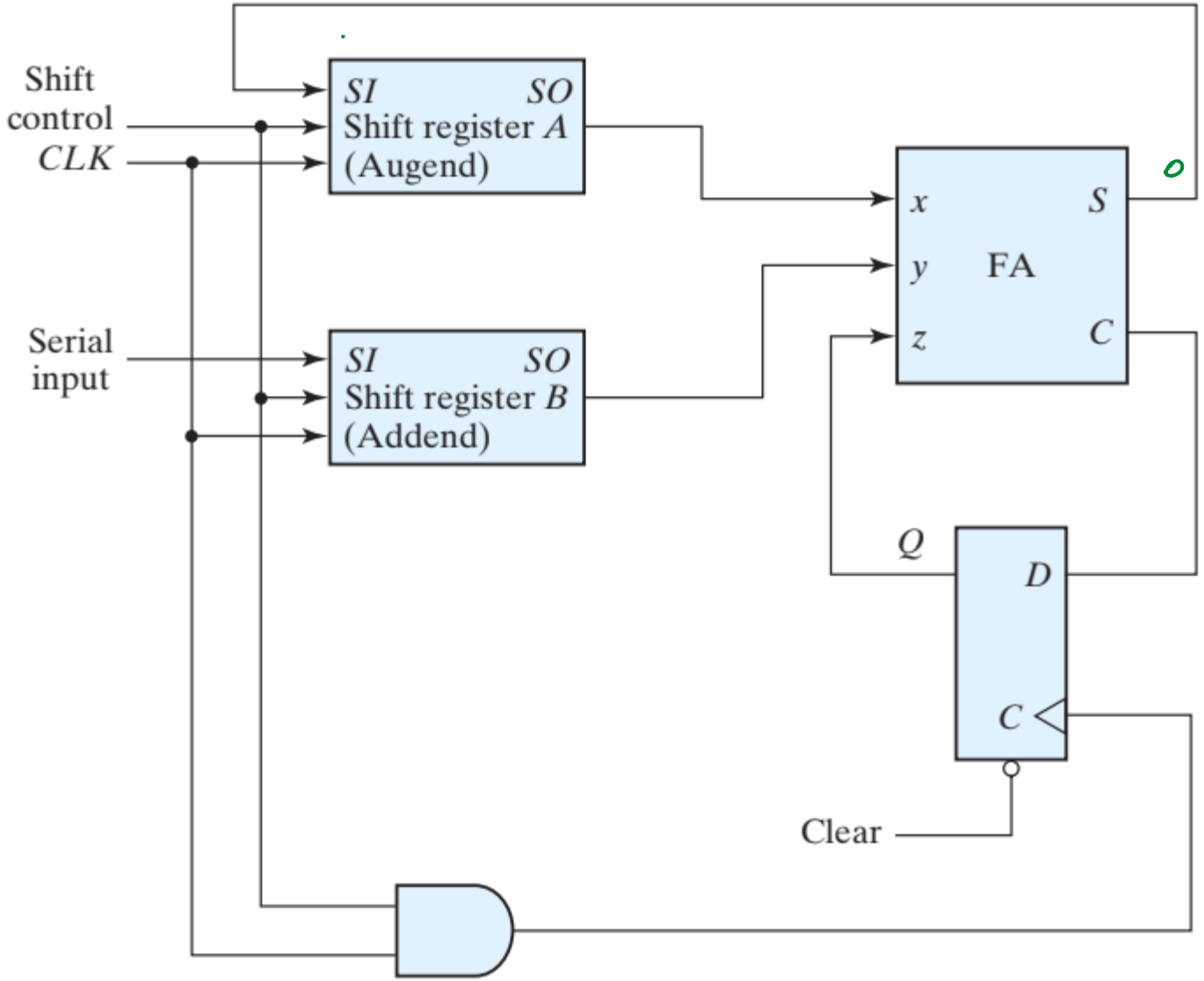
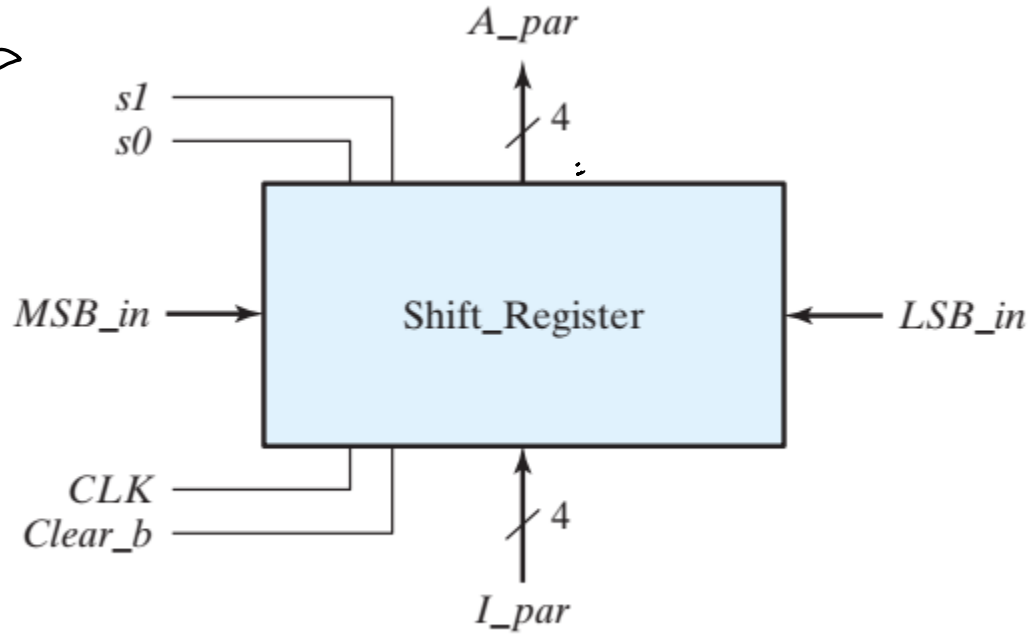


FIGURE 6.5
Serial adder

Universal Shift Register



(a)

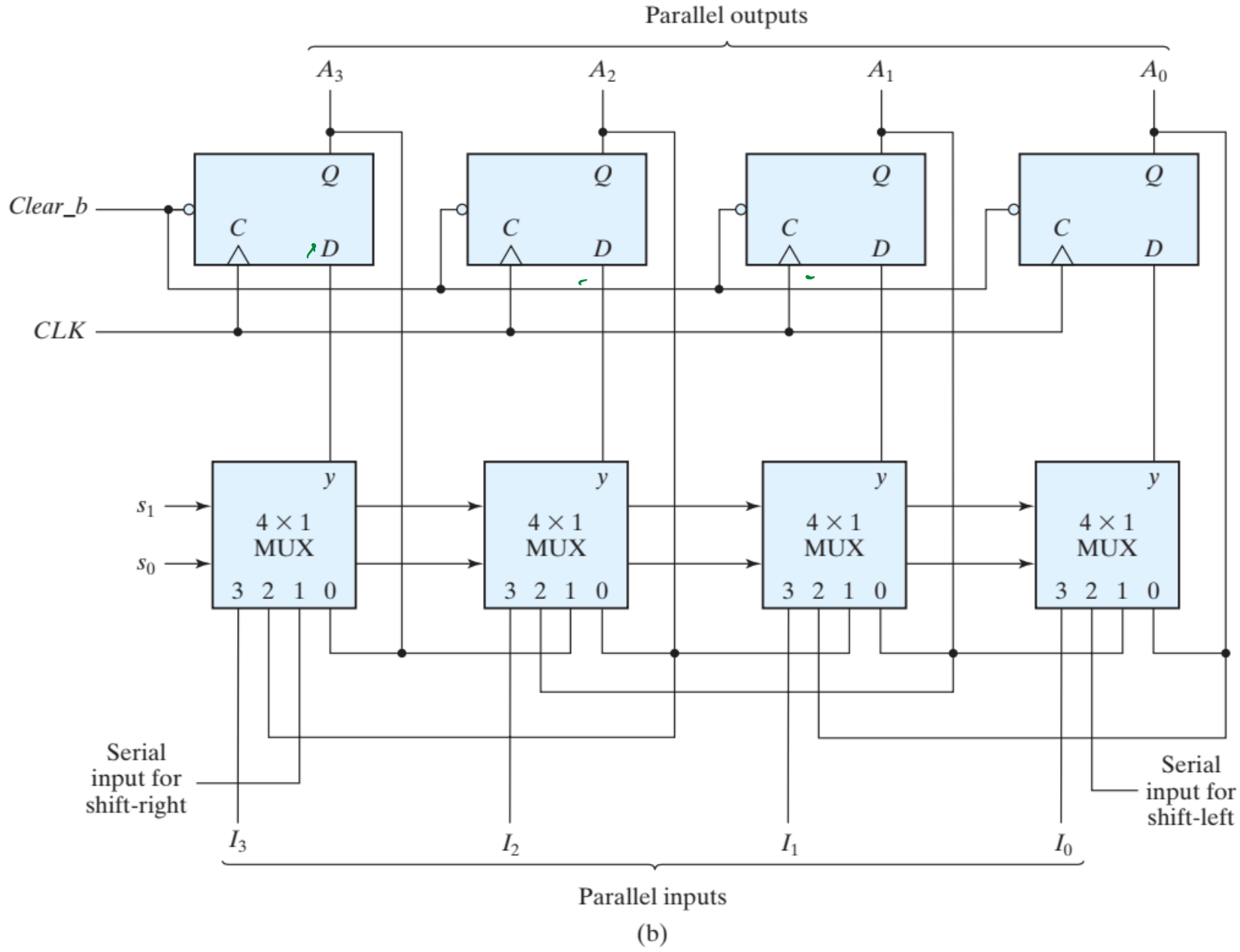


FIGURE 6.7
Four-bit universal shift register

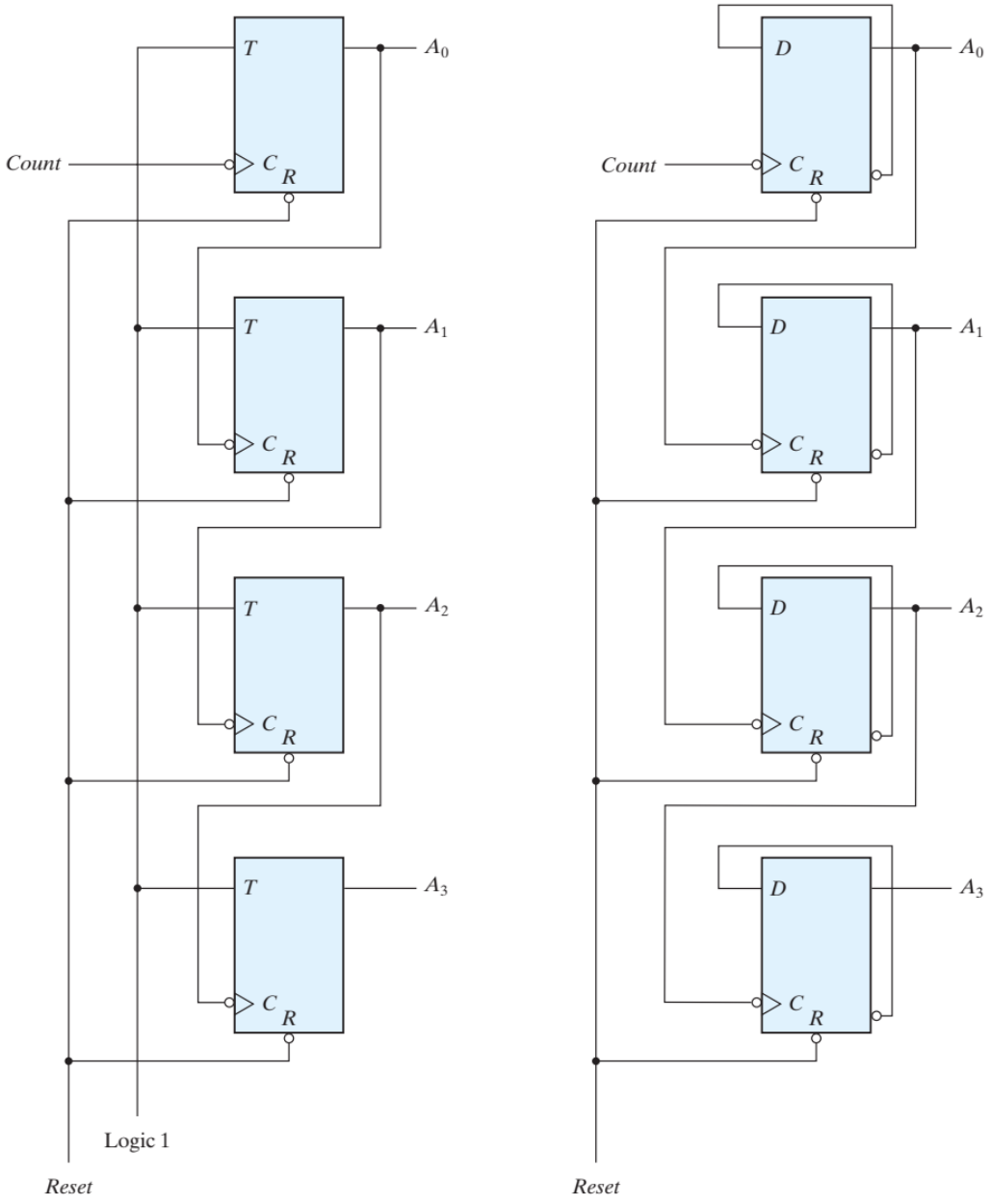
مدارهایی که با هر پالس کلاک یک واحد شمارش وضعیت مشخص انجام دهند.

- شمارنده ها

- شمارنده های آسنکرون ← کلاک FF ها مختلف باهم کنترل میشود.
- شمارنده های سنکرون ← کلاک به صورت مشترک به همه FF ها داده میشود.

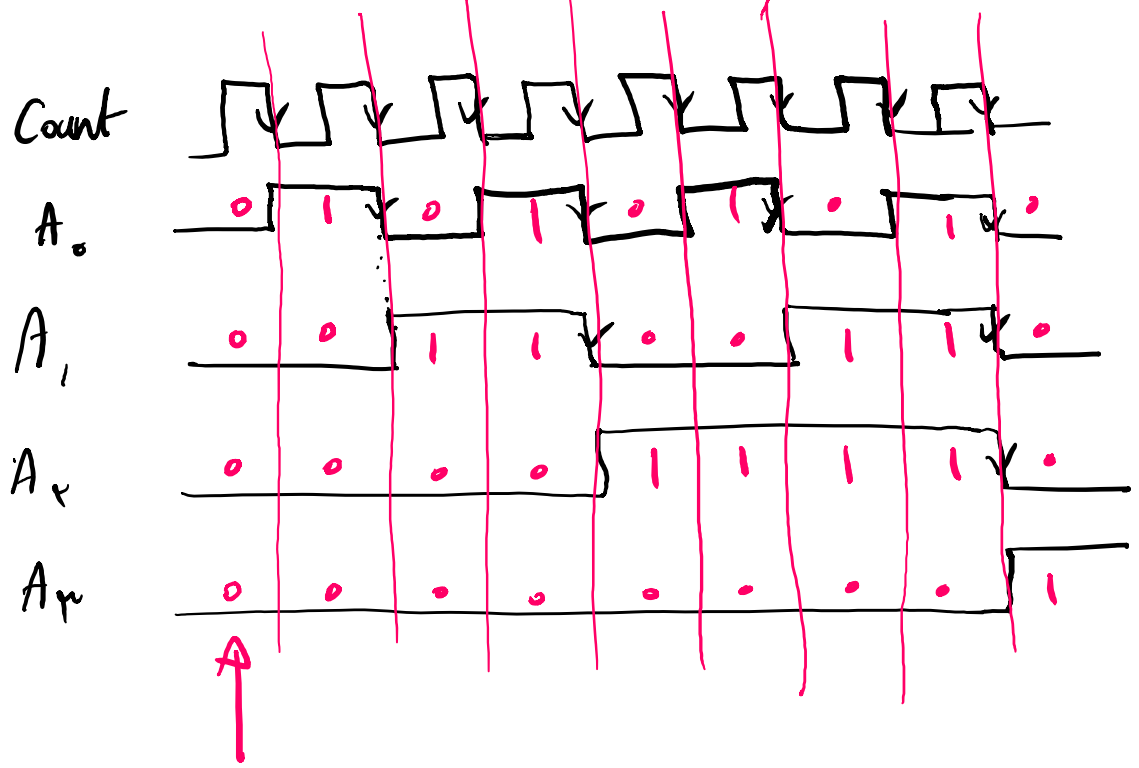
همزمان

استفاده از مدارات آسنکرون توصیه نمی شود.



(a) With *T* flip-flops

(b) With *D* flip-flops



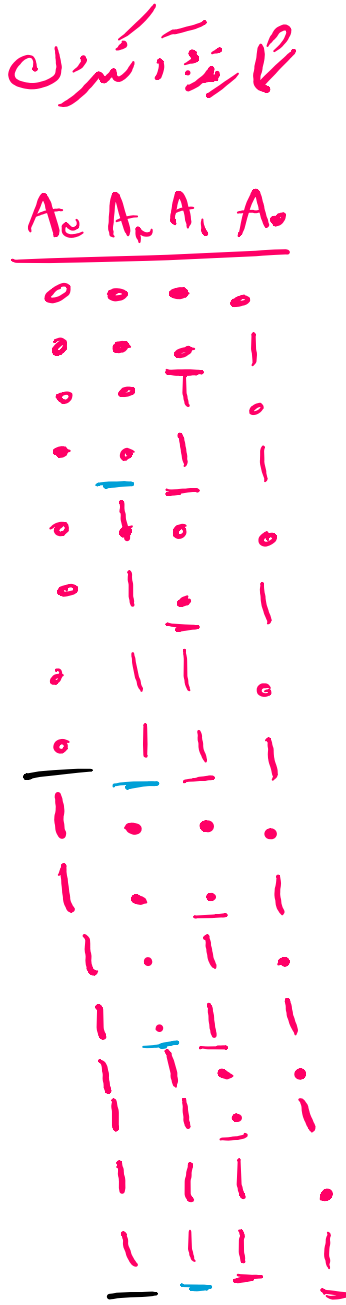


FIGURE 6.8
Four-bit binary ripple counter

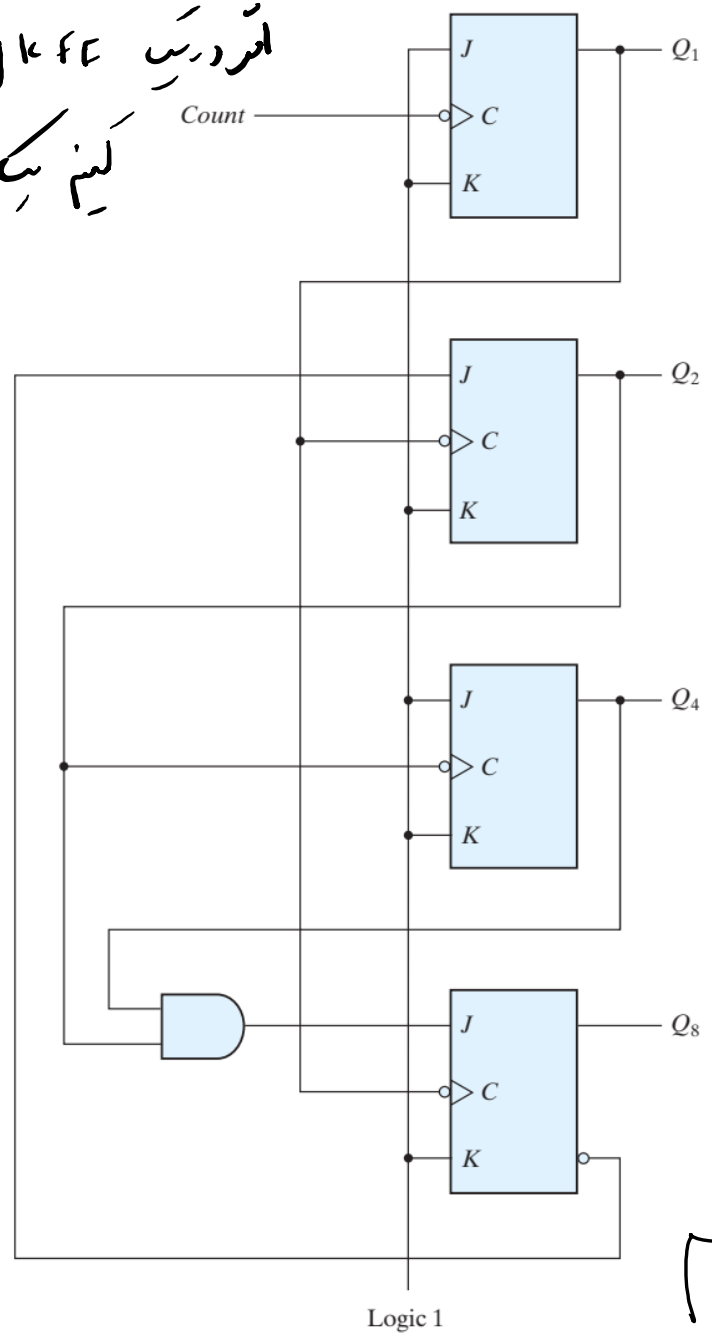


FIGURE 6.10
BCD ripple counter

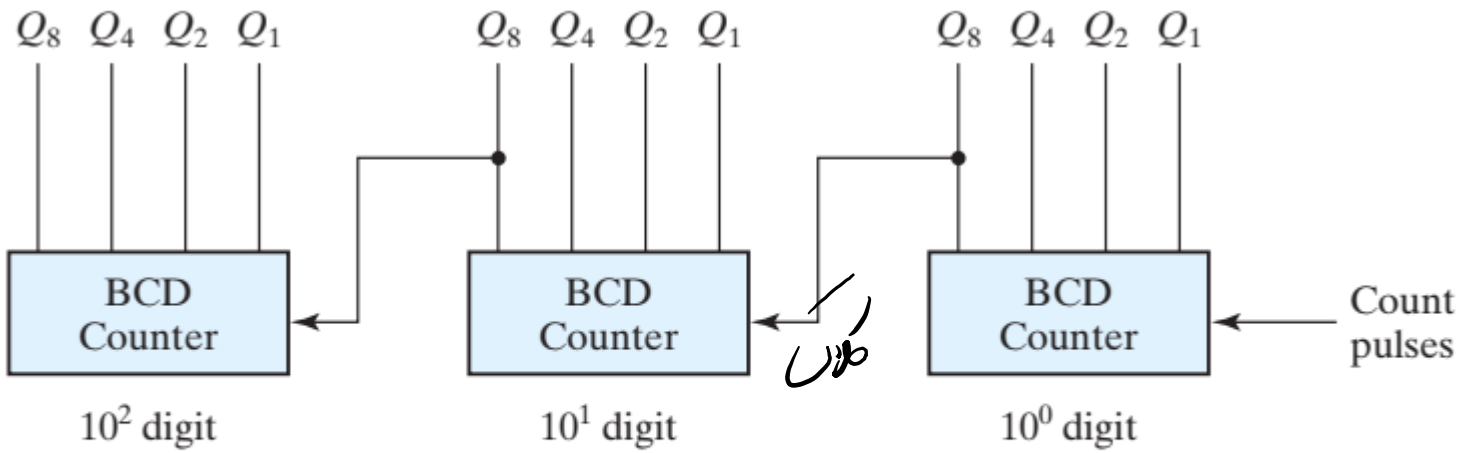


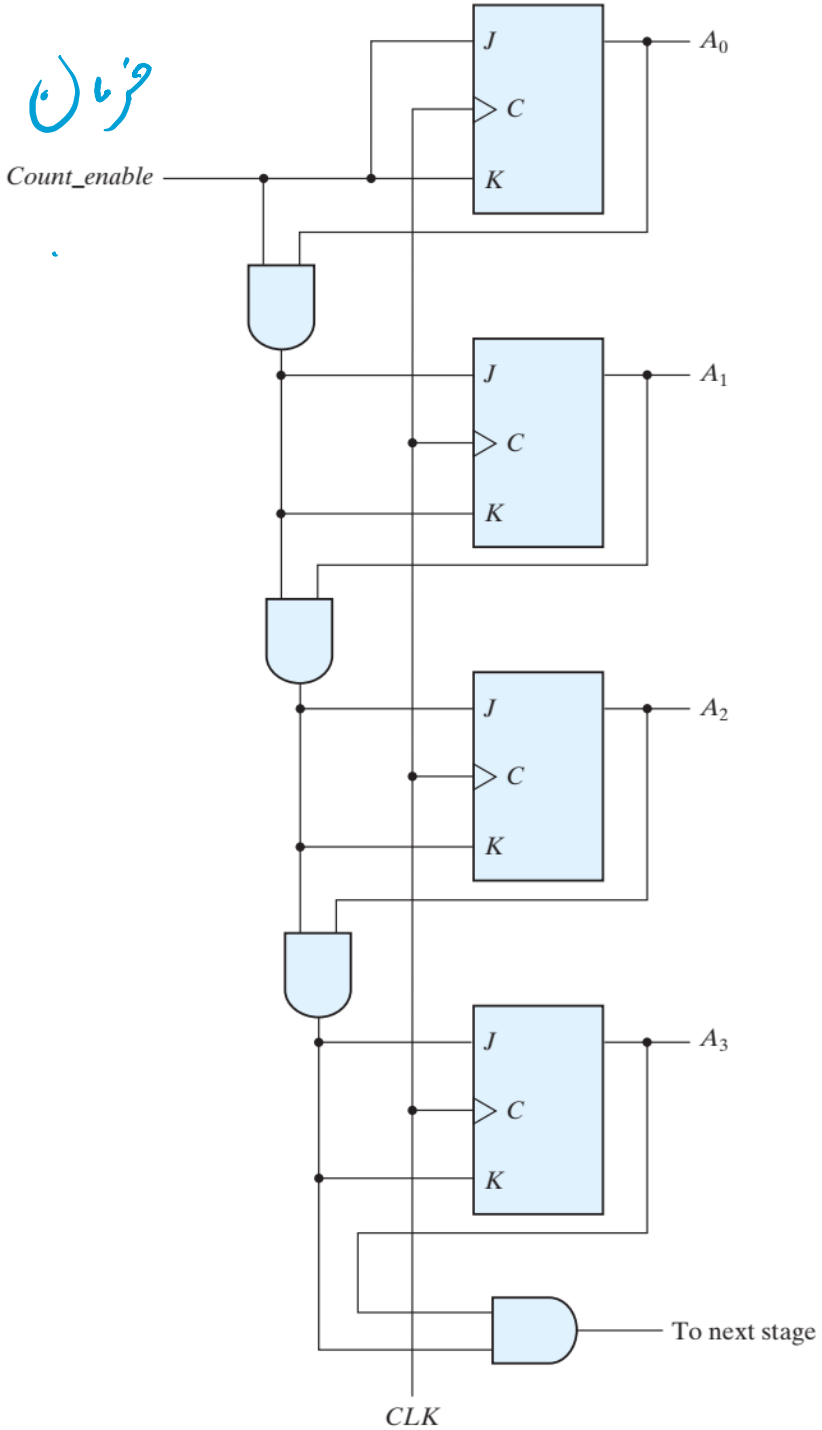
FIGURE 6.11
Block diagram of a three-decade decimal BCD counter

شمارنده های سنکرون

شمارنده بالاشمار

A_3 A_2 A_1 A_0

0 0 0 0
0 0 0 1
0 0 1 0
0 0 1 1
0 1 0 0
0 1 0 1
0 1 1 0
0 1 1 1
1 0 0 0
1 0 0 1
1 0 1 0
1 0 1 1
1 1 0 0
1 1 0 1
1 1 1 0
1 1 1 1



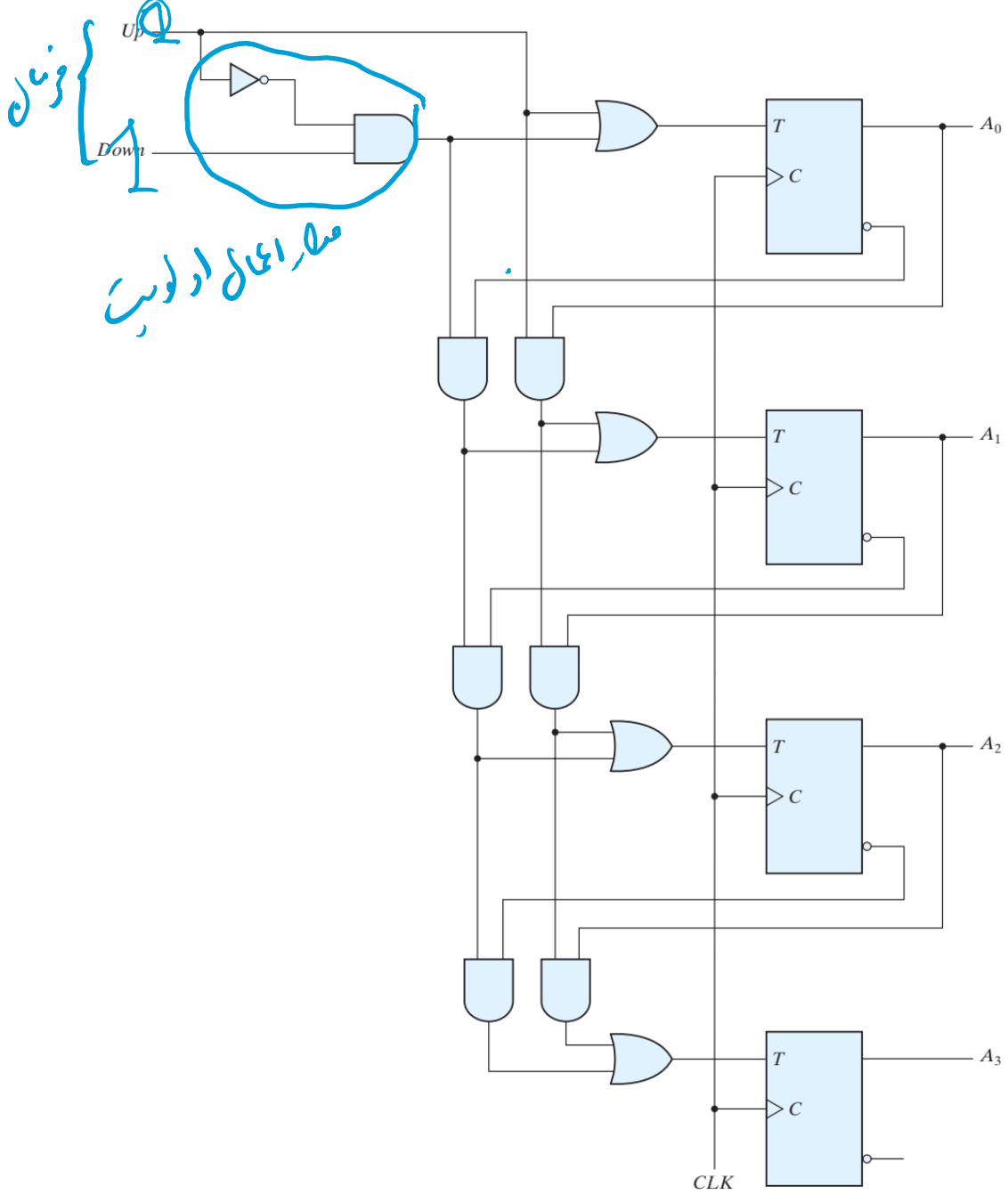


FIGURE 6.13
Four-bit up–down binary counter

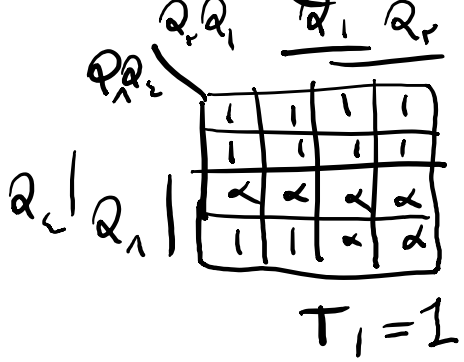
شمارنده باقابلیت بالاشماری و پایین شماری

شمارنده	Up	Down
حفظ حالت	0	0
پایین شماری	0	1
بالاشماری	1	0
بالاشماری اولویت دارد	1	1

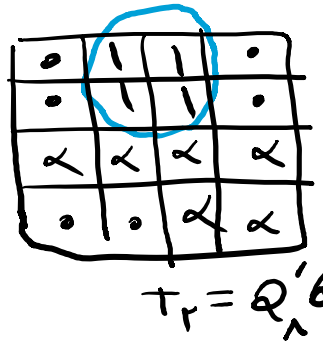
طراحی شمارنده سنکرون BCD (بدون وزن)

Q_8^t	Q_4^t	Q_2^t	Q_1^t	Q_8^{t+1}	Q_4^{t+1}	Q_2^{t+1}	Q_1^{t+1}	T_8	T_4	T_2	T_1
0	0	0	0	0	0	0	1	0	0	0	1
0	0	0	1	0	0	1	0	0	0	1	1
0	0	1	0	0	0	1	1	0	0	0	1
0	0	1	1	0	1	0	0	0	1	1	1
0	1	0	0	0	1	0	1	0	0	0	1
0	1	0	1	0	1	1	0	0	0	1	1
0	1	1	0	0	1	1	1	0	0	0	1
0	1	1	1	1	0	0	0	1	1	1	1
1	0	0	0	1	0	0	1	0	0	0	1
1	0	0	1	0	0	0	0	1	0	0	1

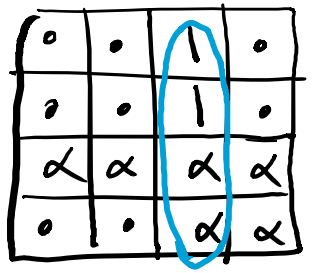
α ⇐ Don't Care



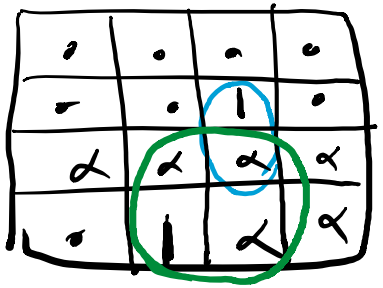
$T_1 = 1$



$T_2 = Q_8'Q_1$



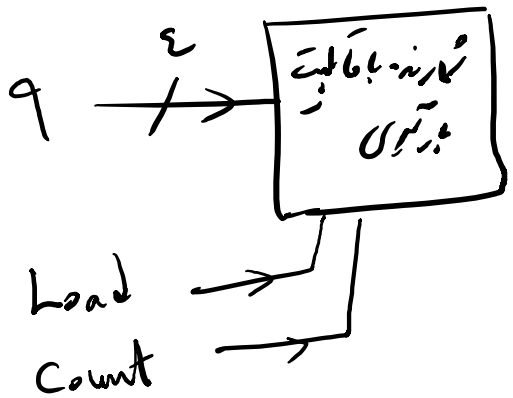
$T_4 = Q_2Q_1$



$T_8 = Q_8Q_2Q_1 + Q_4Q_1$

$$T_{Q1} = 1$$
$$T_{Q2} = Q'_8Q_1$$
$$T_{Q4} = Q_2Q_1$$
$$T_{Q8} = Q_8Q_1 + Q_4Q_2Q_1$$

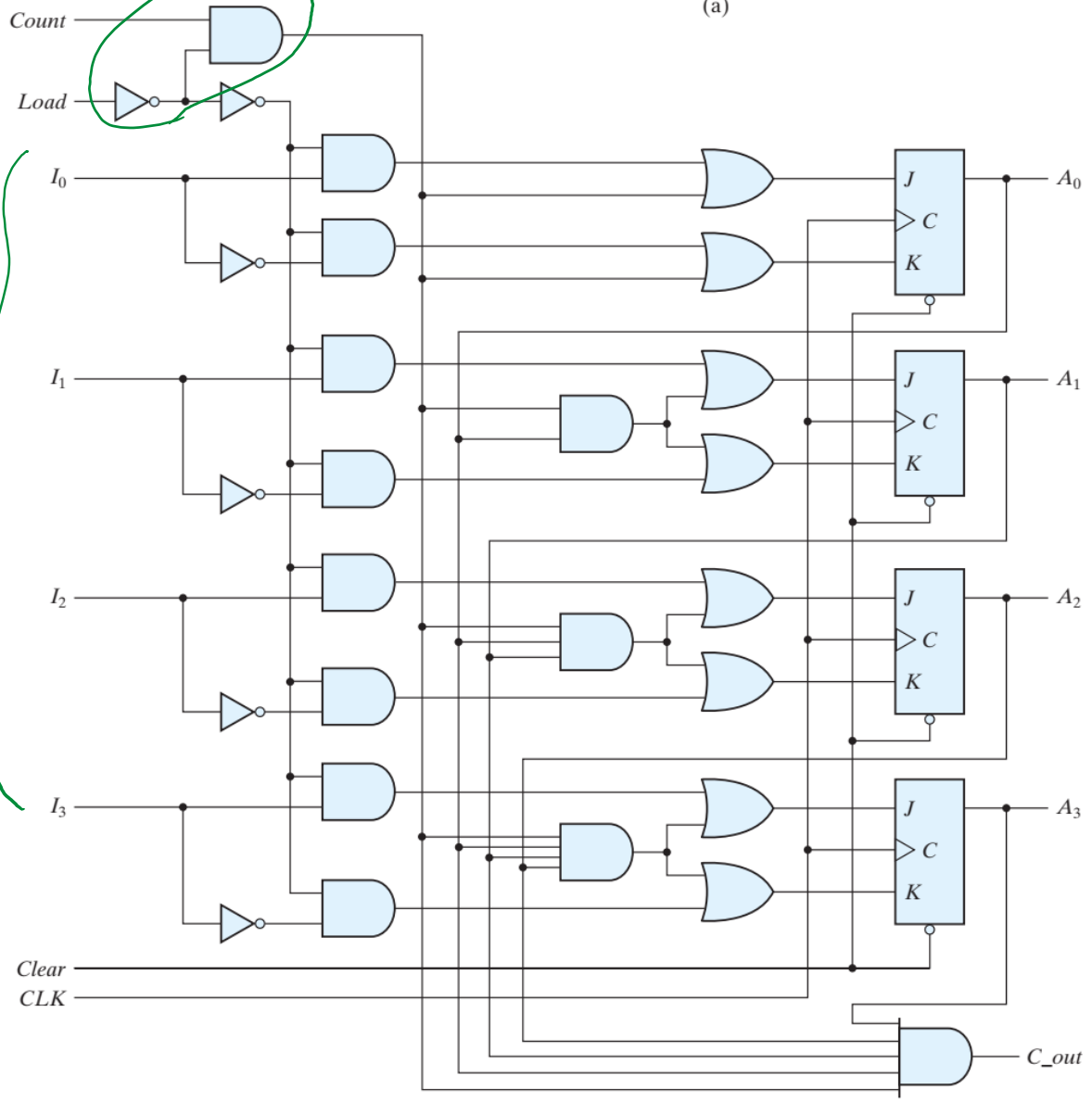
شمارنده باقابلیت Binary بارگیری موازی



مدار اولویت

ورودی های موازی

(a)



(b)

$$\begin{cases} Q^{t+1} = JQ' + K'Q \\ J = I \\ K = I' \end{cases}$$

$$\Rightarrow Q^{t+1} = IQ' + IQ$$

$$= I(Q' + Q)$$

$$\Rightarrow Q^{t+1} = I$$

ساختن شمارنده BCD با استفاده از شمارنده اسلاید قبل

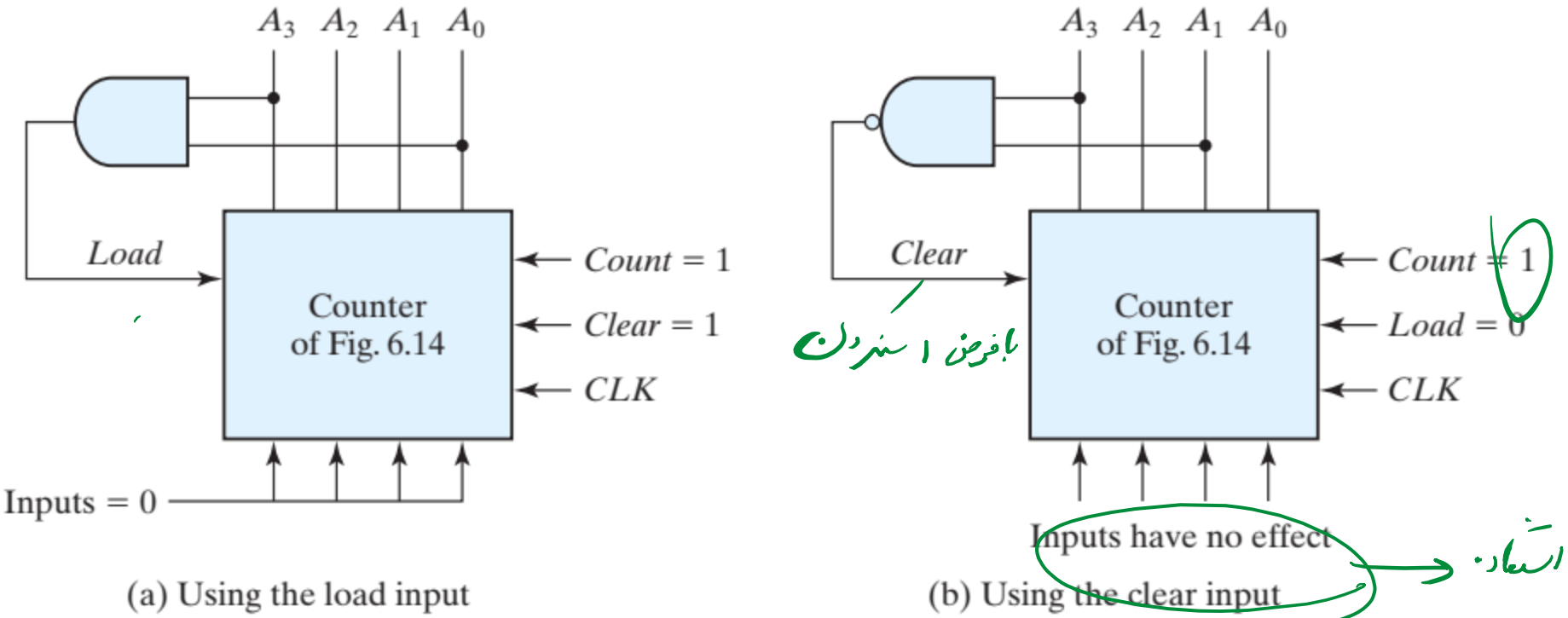


FIGURE 6.15
Two ways to achieve a BCD counter using a counter with parallel load