

بسمه تعالی

اسلاید ۱

SiC MOSFET یک ترانزیستور قدرت است که از کاربرد سیلیکون به عنوان ماده نیمه‌رسانا استفاده می‌کند، بر خلاف MOSFET های معمولی که از سیلیکون ساخته می‌شوند. این ترانزیستور دارای ولتاژ شکست و چگالی جریان بسیار بالا است. به علاوه، امکان کار در دماهای بالاتر و سویچینگ بسیار سریع‌تر نسبت به سایر ترانزیستورها را فراهم می‌کند.

اسلاید ۲

این ویژگی‌ها باعث شده که SiC MOSFET ها در الکترونیک قدرت مدرن بسیار محبوب شوند، خصوصاً در کاربردهایی که به سوئیچینگ سریع و پربازده نیاز دارند مانند خودروهای برقی، اینورترهای صنعتی، شارژرهای سریع و انرژی‌های تجدیدپذیر.

اما قابلیت سوئیچینگ سریع در این ترانزیستورها باعث ایجاد dv/dt و di/dt بسیار بالا می‌شود و در حضور اندوکتانس‌های ناخواسته مدار، مانند اندوکتانس PCB و پکیج، ولتاژ سرج و جریان جهشی بزرگی بین پایانه‌های درین و سورس MOSFET می‌گردد که می‌تواند سبب آسیب به ترانزیستور، ایجاد نویز EMI و کاهش راندمان سیستم شود.

بنابراین، باید ولتاژ Surge کنترل شود تا از مقادیر بیشینه مجاز ترانزیستور فراتر نروند. در این پروژه روش طراحی مدار اسنابر که یکی از روش‌های کاهش ولتاژها و جریان‌های جهشی است، توضیح داده می‌شود.

اسلاید ۳

در این تصویر، مسیر جریان در توپولوژی نیم‌پل (Half Bridge) نشان داده شده که شامل دو MOSFET به عنوان کلید سمت بالا (HS) و کلید سمت پایین (LS) است.

در هر مدار واقعی، مسیر جریان از MOSFET، خازن لینک DC و بار عبور می‌کند. این مسیر، اندوکتانس ناخواسته دارد که در این تصویر با L_{MAIN} نشان داده شده است.

در اینجا C_{DCLINK} خازن بالک (Bulk Capacitor) است که به صورت موازی بین ورودی HV_{dc} و P_{GND} قرار داده می‌شود.

وقتی MOSFET روشن می‌شود، جریان I_{MAIN} از V_{SW} عبور کرده و در اندوکتانس‌های پراکنده سیم‌ها (L_{MAIN}) انرژی ذخیره می‌کند. هنگام خاموش شدن کلید LS، جریان I_{MAIN} نمی‌تواند ناگهان صفر شود، چون در L_{MAIN} به اندازه $E = \frac{1}{2} L_{MAIN} I_{MAIN}^2$ انرژی ذخیره شده است و باید تخلیه شود. در این حالت، طبق تصویر، جریان I_{MAIN} از حلقه‌ای که توسط L_{MAIN} ، خازن C_{DCLINK} و خازن‌های پارازیتی کلیدهای HS و LS تشکیل شده است عبور می‌کند.

در هنگام خاموش شدن کلید LS، بین L_{MAIN} و خازن پارازیتی C_{oss} ترانزیستور ($C_{DS} + C_{DG}$)، یک مدار تشدید LC تشکیل شده و در نتیجه جریان جهشی ایجاد می‌شود. فرکانس نوسانات مدار، بدون جزئیات میرایی تقریباً برابر با $\omega_{SURGE} = \frac{1}{\sqrt{L_{MAIN} C_{oss}}}$ است. طبق این رابطه، افزایش L_{MAIN} سرج را بدتر می‌کند؛ چون انرژی ذخیره شده در L_{MAIN} بیش‌تر می‌شود.

اسلاید ۴

در این اسلاید، شکل موج Surge برای SiC MOSFET مدل SCT2080KE متعلق به شرکت ROHM نشان داده شده است. در این آزمایش، ۸۰۰ ولت به ترمینال HV_{dc} اعمال شده است. طبق این نمودار، ولتاژ جهشی V_{DS_SURGE} به ۹۶۱ ولت رسیده و فرکانس نوسان آن در حدود ۳۳ مگاهرتز است که نشان می‌دهد مقدار اندوکتانس L_{MAIN} برای مدار برابر با ۱۱۰ نانوهنری است.

اسلاید ۵

حداکثر ولتاژ V_{DS_SURGE} از رابطه (۱) به دست می‌آید. در این رابطه V_{HVDC} ولتاژ اعمال شده به ترمینال HV_{dc} است، R_{OFF} مقاومت MOSFET در حالت خاموش می‌باشد و ω_{SURGE} رابطه دقیق فرکانس نوسان میرای سیستم را نشان می‌دهد. طبق این روابط، ولتاژ سرچ تابعی از خازن پارازیتی ترانزیستور، اندوکتانس‌های پراکنده مدار و مقاومت R_{OFF} است. هرچه سرعت سوئیچینگ بیش‌تر باشد، R_{OFF} کوچک‌تر خواهد بود و سرچ بدتر می‌شود.

اسلاید ۶

در مدارات قدرت از رهیافت‌های مختلفی برای کنترل ولتاژ و جریان‌های جهشی استفاده می‌شود. یکی از رایج‌ترین روش‌ها استفاده از مدارات اسنابر است که در این پژوهش به معرفی انواع مدارات اسنابر و روش طراحی آن‌ها پرداخته می‌شود.

اسلاید ۷

به‌طور کلی دو نوع مدار اسنابر وجود دارد: اسنابر غیرفعال (Passive Snubber) که از قطعات غیرفعال مانند مقاومت، سلف، خازن و دیود تشکیل شده است و اسنابر فعال (Active Snubber) که از کلیدهای نیمه‌هادی استفاده می‌کند. در این پژوهش، به‌دلیل سادگی و مقرون‌به‌صرفه بودن، از اسنابر غیرفعال استفاده می‌شود.

اسلاید ۸

در این اسلاید، نمونه‌های مختلف اسنابر را ملاحظه می‌کنید که شامل:

- اسنابر C
- اسنابر RC
- اسنابر RCD دشارژ
- اسنابر RCD غیر دشارژ است.

- **تصویر (a)** اسنابر C را نشان می‌دهد. در این حالت خازن C_{SNB} به صورت موازی با پل MOSFET متصل می‌شود. اسنابر C قطعات کمتری دارد، اما معمولاً سیم‌های اتصال آن نسبتاً بلند است. بنابراین برای ماژول‌های کوچک یک تا دو اینچی مناسب است و اگر مدار، گسسته و پراکنده باشد، طول مسیر خازن زیاد شده و سبب افزایش اندوکتانس و در نتیجه کاهش تاثیر مدار اسنابر می‌شود. برای کاهش اندوکتانس پراکندگی و حصول بیشترین کارایی، اسنابر باید تا حد ممکن نزدیک به MOSFET قرار داده شود.

- **در تصویر (b)** اسنابر RC نمایش داده شده است. در این مدار، مقاومت R_{SNB} و خازن C_{SNB} به صورت موازی با هر MOSFET متصل می‌شوند. وقتی MOSFET خاموش می‌شود، به‌جای این‌که انرژی فقط با C_{OSS} و C_{DLINK} تبادل شود، حالا یک خازن اضافه (C_{SNB}) داریم که می‌تواند بخشی از انرژی را جذب کند و افزایش ولتاژ را کاهش دهد. این نوع اسنابر را می‌توان نزدیک MOSFET قرار داد، اما انرژی ذخیره‌شده در C_{SNB} باید در هر گذرای سوئیچینگ توسط R_{SNB} تلف شود. اگر فرکانس سوئیچینگ به اندازه کافی

بالا باشد، R_{SNB} مقدار زیادی توان (چند وات) را تلف خواهد کرد که این موضوع اندازه C_{SNB} را محدود می‌کند. در نتیجه، توانایی اسنابر در کاهش ولتاژ جهشی کم‌تر می‌شود.

- **تصویر (c)** اسنابر RCD دشارژ (Discharge RCD Snubber) را نشان می‌دهد که در آن یک دیود به مدار اسنابر RC اضافه شده است. در این نوع اسنابر، مقدار انرژی تلف‌شده در R_{SNB} همان‌قدر است که در حالت (b) اتفاق می‌افتاد، اما توانایی جذب جهش توسط C_{SNB} مؤثرتر از حالت (b) است؛ چون جریان جهشی از طریق دیود عبور می‌کند.

- **در تصویر (d)** نیز اسنابر RCD غیر دشارژ (Non-discharge RCD Snubber) نشان داده شده است. در این ساختار، مسیر تخلیه نسبت به اسنابر RCD دشارژ که در حالت (c) نشان داده شده تغییر داده شده است. در این نوع اسنابر، R_{SNB} فقط انرژی را تلف می‌کند که توسط C_{SNB} در اثر اضافه‌ولتاژ جذب شده است. یعنی اسنابر در هر گذرای سوئیچینگ، تمام انرژی ذخیره‌شده در C_{SNB} را تخلیه نمی‌کند. در نتیجه، مصرف انرژی در R_{SNB} با افزایش فرکانس سوئیچینگ زیاد افزایش پیدا نمی‌کند. بنابراین می‌توان از خازن C_{SNB} با ظرفیت بزرگ‌تر استفاده کرد که باعث ایجاد یک مدار اسنابر بسیار مؤثر می‌شود. با این حال باید توجه داشت که این روش به آرایش سیم‌کشی (Layout) بسیار پیچیده‌ای نیاز دارد که معمولاً با بردهای مدار چاپی بیش از ۴ لایه قابل پیاده‌سازی است. در نهایت، هر نوع مدار اسنابر مزایا و معایب خاص خود را دارد و باید با توجه به توپولوژی مدار و توان سیستم انتخاب شود.

اسلاید ۹

در این تصویر، شکل موج ولتاژ جهشی برای مدار بدون اسنابر و با اسنابر C نشان داده شده است. همانطور که مشاهده می‌شود، ولتاژ جهشی نسبت به حالت بدون اسنابر، بیش از ۵۰ ولت کاهش یافته و به ۹۰۱ ولت رسیده است. خازن اسنابر انرژی ذخیره‌شده در اندوکتانس را جذب کرده و هنگام خاموش شدن MOSFET، ولتاژ جهشی را مهار می‌کند.

همچنین، چون مدار تشدید جدیدی شکل گرفته، فرکانس نوسان به ۴۴/۶ مگاهرتز افزایش یافته است. در واقع، قرار دادن خازن اسنابر نزدیک به MOSFET باعث می‌شود اندوکتانس پراکنده مسیر اسنابر (L_{SNB}) به حداقل برسد. در این حالت، مقدار L_{SNB} از رابطه (۱) حدود ۷۱ نانوهانری به دست می‌آید.

اسلاید ۱۰

از این اسلاید، به بحث طراحی مدارات اسنابر پرداخته می‌شود.

در اینجا، اسنابر C را مشاهده می‌کنید. همانطور که قبلاً اشاره شد، برای اینکه اسنابر مؤثر عمل کند باید L_{SNB} به حداقل میزان ممکن کاهش پیدا کند و کوچک‌تر از L_{MAIN} باشد. برای این منظور، باید تا حد امکان خازن به MOSFET نزدیک باشد و C_{SNB} بزرگی انتخاب شود. اما باید توجه داشت که خازن‌هایی با اندازه فیزیکی بزرگ‌تر، اندوکتانس سری (ESL) بزرگ‌تری دارند که به L_{SNB} اضافه می‌شود. بنابراین، نوع و بسته‌بندی خازن هم باید به گونه‌ای انتخاب شود که ESL کم‌تر باشد (مثلاً استفاده از چند خازن کوچک موازی به جای یک خازن بزرگ).

خازن در مدار اسنابر با استفاده از معادله (۲)، انتخاب می‌شود. V_{DC_SURGE} به عنوان بیشترین مقدار اضافه‌ولتاژ در ترمینال HV_{dc} تعریف می‌شود. هرچه سرج مجاز کوچک‌تر انتخاب شود، به C بزرگ‌تری نیاز خواهد بود. در این تحلیل، فرض می‌شود که تمام انرژی ذخیره‌شده در L_{MAIN} به خازن C_{SNB} منتقل می‌شود. بنابراین، یکی از مشکلات این نوع اسنابر، عدم امکان تخلیه انرژی خازن است.

اسلاید ۱۱

در این تصویر، اسنابر RC و حلقه‌های جریان، هنگام عملکرد آن نشان داده شده است. با وجود مقاومت R_{SNB} امکان تخلیه انرژی خازن فراهم می‌شود و نوسانات مدار LC به صورت میرا خواهد بود. مقدار C_{SNB} مانند اسنابر C از رابطه (۲) تعیین می‌شود و حد بالای R_{SNB} از رابطه (۳) به دست می‌آید. در این رابطه، f_{sw} فرکانس سوئیچینگ و V_{SNB} ولتاژ تخلیه اسنابر است که حدود ۰/۹ ولتاژ سرج در نظر گرفته می‌شود. در واقع، R_{SNB} باید آنقدر کوچک باشد که خازن فرصت تخلیه داشته باشد.

توان نامی مقاومت از رابطه (۴) محاسبه می‌شود. این رابطه نشان می‌دهد که هرچه فرکانس سوئیچینگ یا ولتاژ V_{HVDc} بیشتر باشد، توان تلفاتی در مقاومت R_{SNB} نیز بیشتر خواهد بود. بنابراین، یکی از نقاط ضعف اسنابر RC، داغ شدن مقاومت در فرکانس‌های بالاست که می‌تواند سبب افت راندمان سیستم شود.

همان‌طور که در رابطه (۵) ملاحظه می‌کنید، برای جذب موثر ولتاژ جهشی توسط اسنابر، باید ثابت زمانی RC بسیار کندتر از فرکانس تشدید اضافه‌ولتاژ، یعنی ω_{SURGE} باشد تا اسنابر به عنوان یک میرای انرژی عمل کند، نه جزئی از مدار رزونانس.

اسلاید ۱۲

روش طراحی اسنابر RCD دشارژ مشابه اسنابر RC است اما در این حالت نیازی به در نظر گرفتن شرط فرکانس تشدید نیست. چون همان‌طور که در تصویر ملاحظه می‌کنید، این نوع اسنابر یک دیود اضافه دارد تا مسیر تخلیه C را کنترل کند و ولتاژ جهشی توسط دیود جذب شود. حین سرج، جریان از دیود و C عبور می‌کند در نتیجه، مسیر سرج امیدانس کم‌تری خواهد داشت و سرج بهتر مهار می‌شود.

در این مدار باید از دیودهایی با بازیابی سریع (Fast Recovery Diode) استفاده شود چون اگر دیود ریکووری مناسبی نداشته باشد، خودش می‌تواند نوسان جدیدی ایجاد کند.

اسلاید ۱۳

در تصویر ۸ اسنابر RCD غیر دشارژ و مسیر جریان آن نشان داده شده است. جریان تخلیه در بازوی بالایی به سمت P_{GND} و در بازوی پایینی به سمت HV_{dc} از طریق R_{SNB} جاری می‌شود. اندوکتانس سیم‌کشی اسنابر (L_{SNB}) باید تا حد ممکن کم باشد تا از ایجاد اضافه‌ولتاژ ناشی از di/dt بالا جلوگیری شود.

ساختار اسنابر RCD غیر دشارژ به گونه‌ای است که فقط انرژی ناشی از ولتاژ جهشی را در R تلف می‌کند. در نتیجه، توان تلفاتی در مقاومت R_{SNB} کاهش می‌یابد. به عبارت ساده، در اسنابر RC، در هر سیکل، خازن شارژ می‌شود و کل انرژی آن در R از بین می‌رود اما در اسنابر RCD غیردشارژ، C یک سطح ولتاژ نسبتاً ثابت دارد و فقط وقتی ولتاژ از حدی بیشتر شود، جریان اضافی از طریق مقاومت و دیود عبور می‌کند. به طور خلاصه، برخلاف اسنابر RC، تلفات در مقاومت R کاهش می‌یابد و حتی با افزایش C یا فرکانس سوئیچینگ، تلفات کمتری خواهیم داشت. بنابراین:

- ساختار این اسنابر اجازه می‌دهد از C بزرگ‌تری استفاده شود و سرج مدار بهتر مهار شود.
- این نوع اسنابر مناسب کار در فرکانس‌های بالا است.
- اما پیاده‌سازی و مسیرها در این نوع اسنابر پیچیده‌تر هستند و معمولاً نیاز به حداقل ۴ لایه PCB دارد.

اسلاید ۱۴

مقادیر C_{SNB} و R_{SNB} برای اسنابر RCD غیردشارژ، به ترتیب با استفاده از روابط (۲) و (۳) تعیین می‌شوند و توان مصرفی (P_{SNB}) اسنابر نیز با استفاده از رابطه (۶) محاسبه می‌شود.

همان‌طور که ملاحظه می‌شود، رابطه توان مصرفی، برخلاف رابطه (۴)، شامل جمله دوم مرتبط با C_{SNB} و f_{SW} نیست. این موضوع باعث بهبود توانایی مهار ولتاژ و همچنین امکان کار در فرکانس سوئیچینگ بالاتر f_{SW} می‌شود.

اسلاید ۱۵

تصویر ۹ مقایسه‌ای از میزان Surge ولتاژ و جریان را در مداری با اسنابر RCD غیردشارژ و مدار بدون اسنابر نشان می‌دهد. این نتایج با انجام آزمایش روی SiC MOSFET مدل SCT3080KR به‌دست آمده است. آزمایش با $R_{G_EXT} = 3.3\Omega$ ، $V_{DS} = 800V$ و جریان درین حدود 70A انجام شده‌اند.

طبق تصویر، بیشترین ولتاژ در حالت استفاده از اسنابر به ۱۰۶۹ ولت و در حالت بدون اسنابر، ولتاژ پیک به ۱۲۱۰ ولت می‌رسد که حدود ۱۲ درصد با هم اختلاف دارند.

اسلاید ۱۶

در این تصویر، تأثیر اسنابر بر بازده در مبدل باک نشان داده شده است. آزمایش در ولتاژ ورودی ۴۰۰ ولت، ولتاژ خروجی ۲۰۰ ولت، مقاومت گیت خارجی $R_{G_EXT} = 6.8\Omega$ و فرکانس سوئیچینگ ۱۰۰ کیلوهرتز انجام شده و توان بار در محدوده ۱ تا ۴/۸ کیلووات تغییر داده شده است.

- نتایج نشان می‌دهد که استفاده از اسنابر در توان‌های کمتر از ۴ کیلووات باعث کاهش بازده به میزان ۰/۴ درصد می‌شود اما در توان‌های بیش از ۴ کیلووات، بازده حدود ۰/۱۵ درصد بهبود یافته است.
- دلیل این موضوع آن است که تلفات توان ناشی از ولتاژ جهشی با افزایش توان بار بیشتر می‌شود. با استفاده از اسنابر، ولتاژ جهشی سرکوب می‌شود و در نتیجه تلفات سوئیچینگ کاهش پیدا می‌کند.
- بنابراین، Snubber فقط برای حفاظت نیست، در توان بالا می‌تواند راندمان را هم بهتر کند.

اسلاید ۱۷

پکیج MOSFET بر میزان ولتاژ جهشی تأثیر می‌گذارد. تصویر (۱۱) دو نوع پکیج برای SiC MOSFET شرکت ROHM را نشان می‌دهد.

پکیج سنتی دارای سه پایه و پکیج جدید، دارای پایه اضافه Driver Source است که امکان کاهش اندوکتانس مسیر گیت و کنترل بهتر آن را فراهم می‌کند.

- نوع 4L امکان سوئیچینگ سریع‌تر را نسبت به نوع 3L فراهم می‌کند و به همین دلیل، ولتاژ جهشی بزرگ‌تری نسبت به نوع 3L دارد.

تصویر (۱۲) مقایسه‌ای از شکل موج ولتاژ جهشی نوع 3L و 4L را ارائه می‌دهد. نتایج نشان می‌دهد که نوع 4L دارای ولتاژ جهشی بالاتری (۱۲۱۰ ولت) نسبت به نوع 3L (۹۵۷ ولت) است.